

DRIVING METHOD FOR PLASMA DISPLAY PANEL

Publication number: JP2000231362

Publication date: 2000-08-22

Inventor: SUZUKI MASAHIRO

Applicant: PIONEER ELECTRONIC CORP

Classification:

- international: G09G3/20; G09G3/28; G09G3/20; G09G3/28; (IPC1-7):
G09G3/28; G09G3/20

- European:

Application number: JP19990066678 19990312

Priority number(s): JP19990066678 19990312; JP19980348958 19981208

Report a data error here

Abstract of JP2000231362

PROBLEM TO BE SOLVED: To realize the driving method of a plasma display panel capable of enhancing the contrast with low power consumption even while suppressing spurious profile. **SOLUTION:** The display period of one field is divided into N pieces of subfields and a first pixel data pulse which generates discharge initializing all discharging cells into either state of light emitting cells or non-light emitting cells only in the subfield of the leading parts in subfield groups consisting of M pieces ($2 \leq M \leq N$) of continuously arranged subfields among the divided subfields and generates discharge setting the discharging cells into either state of non-light emitting cells or light emitting cells in either of subfields among subfields in the subfield groups is impressed on a plasma display panel. Then, thereafter, only above described light emitting cells are made to emit light only for luminous periods made to correspond to weights of subfields in respective subfields by impressing a second pixel data pulse which is the same as the above described pixel data pulse in at least one subfield among existing subfields.

行	列	0	1	4	9	17	27	40	56	75	100	128	160	200
0	0	●	○	○	○	○	○	○	○	○	○	○	○	○
1	1	○	●	○	○	○	○	○	○	○	○	○	○	○
2	2	○	○	●	○	○	○	○	○	○	○	○	○	○
3	3	○	○	○	●	○	○	○	○	○	○	○	○	○
4	4	○	○	○	○	●	○	○	○	○	○	○	○	○
5	5	○	○	○	○	○	●	○	○	○	○	○	○	○
6	6	○	○	○	○	○	○	●	○	○	○	○	○	○
7	7	○	○	○	○	○	○	○	●	○	○	○	○	○
8	8	○	○	○	○	○	○	○	○	●	○	○	○	○
9	9	○	○	○	○	○	○	○	○	○	●	○	○	○
10	10	○	○	○	○	○	○	○	○	○	○	●	○	○
11	11	○	○	○	○	○	○	○	○	○	○	○	●	○
12	12	○	○	○	○	○	○	○	○	○	○	○	○	●
13	13	○	○	○	○	○	○	○	○	○	○	○	○	○
14	14	○	○	○	○	○	○	○	○	○	○	○	○	○
15	15	○	○	○	○	○	○	○	○	○	○	○	○	○
16	16	○	○	○	○	○	○	○	○	○	○	○	○	○
17	17	○	○	○	○	○	○	○	○	○	○	○	○	○
18	18	○	○	○	○	○	○	○	○	○	○	○	○	○
19	19	○	○	○	○	○	○	○	○	○	○	○	○	○
20	20	○	○	○	○	○	○	○	○	○	○	○	○	○
21	21	○	○	○	○	○	○	○	○	○	○	○	○	○
22	22	○	○	○	○	○	○	○	○	○	○	○	○	○
23	23	○	○	○	○	○	○	○	○	○	○	○	○	○
24	24	○	○	○	○	○	○	○	○	○	○	○	○	○
25	25	○	○	○	○	○	○	○	○	○	○	○	○	○
26	26	○	○	○	○	○	○	○	○	○	○	○	○	○
27	27	○	○	○	○	○	○	○	○	○	○	○	○	○
28	28	○	○	○	○	○	○	○	○	○	○	○	○	○
29	29	○	○	○	○	○	○	○	○	○	○	○	○	○
30	30	○	○	○	○	○	○	○	○	○	○	○	○	○
31	31	○	○	○	○	○	○	○	○	○	○	○	○	○

Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-231362

(P2000-231362A)

(43)公開日 平成12年8月22日(2000.8.22)

(51)Int.Cl. ⁷	識別記号	F I	特許庁長官(参考)
G 0 9 G 3/28		G 0 9 G 3/28	K 5 C 0 8 0
			W
3/20	6 1 1	3/20	6 1 1 A
	6 2 1		6 2 1 E
	6 4 1		6 4 1 R

審査請求 未請求 請求項の数10 OL (全 23 頁) 最終頁に続く

(21)出願番号	特願平11-66678	(71)出願人	000005016 バイオニア株式会社 東京都目黒区目黒1丁目4番1号
(22)出願日	平成11年3月12日(1999.3.12)	(72)発明者	鈴木 雅博 山梨県中巨摩郡田宮町西花輪2680番地 バ イオニア株式会社ディスプレイセンター内
(31)優先権主張番号	特願平10-348958	(74)代理人	100079119 弁理士 藤村 元彦
(32)優先日	平成10年12月8日(1998.12.8)		
(33)優先権主張国	日本(JP)		

Fターム(参考) 5C080 AA05 BB05 DD03 DD26 DD30
EE29 FF12 GG12 HH02 JJ02
JJ04 JJ05

(54) 【発明の名称】 プラズマディスプレイパネルの駆動方法

(57)【要約】

【課題】 偽輪郭を抑制しつつも低消費電力にてコントラストの向上を図ることが出来るプラズマディスプレイパネルの駆動方法を提供することを目的とする。

【解決手段】 1フィールドの表示期間をN個のサブフィールドに分割し、その内の連続配置されたM個($2 \leq M \leq N$)のサブフィールドからなるサブフィールド群における先頭部のサブフィールドにおいてのみで全ての放電セルを発光セル又は非発光セルのいずれか一方の状態に初期化する放電を生起し、上記サブフィールド群内のいずれか1のサブフィールドにおいて上記放電セルを非発光セル又は発光セルの一方に設定する放電を生起させる第1の画素データバースを印加し、その後存在するサブフィールドの内の少なくとも1において上記画素データバースと同一の第2の画素データバースを印加して、各サブフィールドにおいて上記発光セルのみをサブフィールドの重み付けに対応した発光期間だけ発光させる。

[illegible]

黑丸：選配銷去放置
白丸：拋光

【特許請求の範囲】

【請求項1】 走査ライン毎に配列された複数の行電極と前記行電極に交叉して配列された複数の列電極との各交点にて1画素に対応した放電セルを形成しているプラズマディスプレイパネルの駆動方法であって、

1フィールドの表示期間をN個のサブフィールドに分割し、前記N個の前記サブフィールドの内の連続配置されたM個($2 \leq M \leq N$)のサブフィールドをサブフィールド群とし、

前記サブフィールド群における先頭部の前記サブフィールドにおいてのみで全ての前記放電セルを発光セル又は非発光セルのいずれか一方の状態に初期化する放電を生起させるリセット行程と、

前記サブフィールド群内のいずれか1の前記サブフィールドにおいて前記放電セルを前記非発光セル又は前記発光セルの一方に設定する放電を生起させる第1の画素データパルスを前記列電極に印加し、その後存在する前記サブフィールドの内の少なくとも1において前記画素データパルスと同一の第2の画素データパルスを前記列電極に印加する画素データ書込行程と、

前記サブフィールドの各々において前記発光セルのみを前記サブフィールドの重み付けに対応した発光期間だけ発光させる放電を生起させる維持発光行程と、を実行することを特徴とするプラズマディスプレイパネルの駆動方法。

【請求項2】 前記第2の画素データパルスは、前記第1の画素データパルスが印加された直後の前記サブフィールドにおいて前記列電極に印加されることを特徴とする請求項1記載のプラズマディスプレイパネルの駆動方法。

【請求項3】 前記サブフィールド群における最後尾の前記サブフィールドにおいてのみで全ての前記放電セルを非発光セルの状態にする放電を生起させる消去行程を設けたことを特徴とする請求項1記載のプラズマディスプレイパネルの駆動方法。

【請求項4】 前記リセット行程では、全ての前記放電セルを前記発光セルの状態に初期化する放電を生起させ、

前記画素データ書込行程では、前記放電セルを前記非発光セルに設定する放電を生起させる前記第1の画素データパルスと、前記第1の画素データパルスと同一の前記第2の画素データパルスを前記列電極に印加することを特徴とする請求項1記載のプラズマディスプレイパネルの駆動方法。

【請求項5】 前記リセット行程では、全ての前記放電セルを前記非発光セルの状態に初期化する放電を生起させ、

前記画素データ書込行程では、前記放電セルを前記発光セルに設定する放電を生起させる前記第1の画素データパルスと、前記第1の画素データパルスと同一の前記第

2の画素データパルスを前記列電極に印加することを特徴とする請求項1記載のプラズマディスプレイパネルの駆動方法。

【請求項6】 走査ライン毎に配列された複数の行電極と前記行電極に交叉して配列された複数の列電極との各交点にて1画素に対応した放電セルを形成しているプラズマディスプレイパネルの駆動方法であって、

1フィールドの表示期間をN個のサブフィールドに分割し、

10 前記N個の前記サブフィールドの内の先頭部の前記サブフィールドにおいてのみで全ての前記放電セルを発光セル又は非発光セルのいずれか一方の状態に初期化する放電を生起させるリセット行程と、

前記N個の前記サブフィールドの内のいずれか1の前記サブフィールドにおいて前記放電セルを前記非発光セル又は前記発光セルの一方に設定する放電を生起させる第1の画素データパルスを前記列電極に印加し、その後存在する前記サブフィールドの内の少なくとも1において前記画素データパルスと同一の第2の画素データパルスを前記列電極に印加する画素データ書込行程と、

20 前記N個の前記サブフィールド各々において前記発光セルのみを前記サブフィールドの重み付けに対応した発光期間だけ発光させる放電を生起させる維持発光行程と、を実行することを特徴とするプラズマディスプレイパネルの駆動方法。

【請求項7】 前記第2の画素データパルスは、前記第1の画素データパルスが印加された直後の前記サブフィールドにおいて前記列電極に印加されることを特徴とする請求項6記載のプラズマディスプレイパネルの駆動方法。

【請求項8】 前記1フィールドにおける最後尾の前記サブフィールドにおいてのみで全ての前記放電セルを非発光セルの状態にする放電を生起させる消去行程を設けたことを特徴とする請求項6記載のプラズマディスプレイパネルの駆動方法。

【請求項9】 前記リセット行程では、全ての前記放電セルを前記発光セルの状態に初期化する放電を生起させ、

前記画素データ書込行程では、前記放電セルを前記非発光セルに設定する放電を生起させる前記第1の画素データパルスと、前記第1の画素データパルスと同一の前記第2の画素データパルスを前記列電極に印加することを特徴とする請求項6記載のプラズマディスプレイパネルの駆動方法。

【請求項10】 前記リセット行程では、全ての前記放電セルを前記非発光セルの状態に初期化する放電を生起させ、

前記画素データ書込行程では、前記放電セルを前記発光セルに設定する放電を生起させる前記第1の画素データパルスと、前記第1の画素データパルスと同一の前記第

2の画素データパルスとを前記列電極に印加することを特徴とする請求項6記載のプラズマディスプレイパネルの駆動方法。

【発明の詳細な説明】

【0001】

【発明が属する技術分野】本発明は、マトリクス表示方式のプラズマディスプレイパネル（以下、PDPと称する）の駆動方法に関する。

【0002】

【従来の技術】かかるマトリクス表示方式のPDPの一つとしてAC（交流放電）型のPDPが知られている。AC型のPDPは、複数の列電極（アドレス電極）と、これら列電極と直交して配列されておりかつ一対にて1走査ラインを形成する複数の行電極対とを備えている。これら各行電極対及び列電極は、放電空間に対して誘電体層で被覆されており、行電極対と列電極との交点にて1画素に対応した放電セルが形成される構造となっている。

【0003】この際、PDPは放電現象を利用している為、上記放電セルは、“発光”及び“非発光”の2つの状態しかもたない。そこで、かかるPDPにて中間調の輝度表示を実現させるべく、サブフィールド法を用いる。サブフィールド法では、1フィールド期間をN個のサブフィールドに分割し、各サブフィールドに、画素データ（Nビット）の各ビット桁の重み付けに対応した発光期間（発光回数）を夫々割り当てて発光駆動を行う。

【0004】例えば、図1に示されるように1フィールド期間を6個のサブフィールドSF1～SF6に分割した場合には、

SF1:1

SF2:2

SF3:4

SF4:8

SF5:16

SF6:32

なる発光期間比にて発光駆動を実施する。

【0005】例えば、放電セルを輝度“32”で発光させる場合には、サブフィールドSF1～SF6の内のSF6のみで発光を実施させ、輝度“31”で発光させる場合には、サブフィールドSF6を除く他のサブフィールドSF1～SF5において発光を実施させるのである。これにより、64段階での中間調の輝度表現が可能となる。ここで、放電セルを上述の如く輝度“32”で発光させる場合と、輝度“31”で発光させる場合とでは、1フィールド期間内での発光駆動パターンが反転している。つまり、1フィールド期間内において、輝度“32”で発光させるべき放電セルが発光している期間中は、輝度“31”で発光させるべき放電セルが非発光状態となり、この輝度“31”で発光させるべき放電セルが発光している期間中は輝度“32”で発光させるべき放電セルが非発

光状態となるのである。

【0006】よって、この輝度“32”で発光させるべき放電セルと、輝度“31”で発光させるべき放電セルとが互いに隣接する領域が存在すると、この領域内において、偽輪郭が視覚される場合が生じる。つまり、輝度“32”で発光させるべき放電セルが非発光状態から発光状態へと推移する直前に、輝度“31”で発光させるべき放電セルの方に視線を移すと、これら両放電セルの非発光状態のみを連続して見ることになるので、両者の境界上に暗い線が視覚されるようになる。従って、これが画素データとは何等関係のない偽輪郭となって画面上に現れてしまい、表示品質を低下させるのである。

【0007】又、上述した如く、PDPは放電現象を利用している為、表示内容とは関係のない放電（発光を伴う）をも実施しなければならず、画像のコントラストを低下させてしまうという問題があった。更に、現在、かかるPDPを製品化するにあたり、低消費電力を実現することが一般的な課題となっている。

【0008】

【発明が解決しようとする課題】本発明は、上記の問題を解決するためになされたものであり、偽輪郭を抑制しつつも低消費電力にてコントラストの向上を図ることが出来るプラズマディスプレイパネルの駆動方法を提供することを目的とする。

【0009】

【課題を解決するための手段】本発明によるプラズマディスプレイパネルの駆動方法は、走査ライン毎に配列された複数の行電極と前記行電極に交叉して配列された複数の列電極との各交点にて1画素に対応した放電セルを形成しているプラズマディスプレイパネルの駆動方法であって、1フィールドの表示期間をN個のサブフィールドに分割し、前記N個の前記サブフィールドの内の連続配置されたM個（ $2 \leq M \leq N$ ）のサブフィールドをサブフィールド群とし、前記サブフィールド群における先頭部の前記サブフィールドにおいてのみで全ての前記放電セルを発光セル又は非発光セルのいずれか一方の状態に初期化する放電を生起させるリセット行程と、前記サブフィールド群内のいずれか1の前記サブフィールドにおいて前記放電セルを前記非発光セル又は前記発光セルの一方に設定する放電を生起させる第1の画素データパルスを前記列電極に印加し、その後存在する前記サブフィールドの内の少なくとも1において前記画素データパルスと同一の第2の画素データパルスを前記列電極に印加する画素データ書込行程と、前記サブフィールドの各々において前記発光セルのみを前記サブフィールドの重み付けに対応した発光期間だけ発光させる放電を生起させる維持発光行程とを実行する。

【0010】

【発明の実施の形態】以下、本発明の実施例を図を参照しつつ説明する。図2は、本発明による駆動方法に基づ

いてプラズマディスプレイパネル（以下、PDPと称する）を発光駆動するプラズマディスプレイ装置の概略構成を示す図である。

【0011】図2において、A/D変換器1は、駆動制御回路2から供給されるクロック信号に応じて、アナログの入力映像信号をサンプリングしてこれを1画素毎に例えば8ビットの画素データ（入力画素データ）Dに変換し、これをデータ変換回路30に供給する。駆動制御回路2は、上記入力映像信号中の水平及び垂直同期信号に同期して、上記A/D変換器1に対するクロック信号、及びメモリ4に対する書込・読出信号を発生する。更に、駆動制御回路2は、かかる水平及び垂直同期信号に同期して、アドレスドライバ6、第1サスティンドライバ7及び第2サスティンドライバ8各々を駆動制御すべき各種タイミング信号を発生する。

【0012】データ変換回路30は、かかる8ビットの画素データDを、14ビットの変換画素データ（表示画素データ）HDに変換し、これをメモリ4に供給する。尚、かかるデータ変換回路30の変換動作については、後述する。メモリ4は、駆動制御回路2から供給されてくる書込信号に従って上記変換画素データHDを順次書き込む。かかる書込動作により1画面（n行、m列）分の書き込みが終了すると、メモリ4は、この1画面分の変換画素データHD₁₁～_{nm}を、各ビット毎に分割して読み出し、これを1行分毎に順次アドレスドライバ6に供給する。

【0013】アドレスドライバ6は、駆動制御回路2から供給されたタイミング信号に応じて、かかるメモリ4から読み出された1行分の変換画素データビット各々の論理レベルに対応した電圧を有するm個の画素データパルスを発生し、これらをPDP10の列電極D₁～D_mに夫々印加する。PDP10は、アドレス電極としての上記列電極D₁～D_mと、これら列電極と直交して配列されている行電極X₁～X_n及び行電極Y₁～Y_nを備えている。PDP10では、これら行電極X及び行電極Yの一对にて1行分に対応した行電極を形成している。すなわち、PDP10における第1行目の行電極対は行電極X₁及びY₁であり、第n行目の行電極対は行電極X_n及びY_nである。上記行電極対及び列電極は放電空間に対して誘電体層で被覆されており、各行電極対と列電極との交点にて1画素に対応した放電セルが形成される構造となっている。

【0014】第1サスティンドライバ7及び第2サスティンドライバ8各々は、駆動制御回路2から供給されたタイミング信号に応じて、以下に説明するが如き各種駆動パルスを発生し、これらをPDP10の行電極X₁～X_n及びY₁～Y_nに印加する。図3は、本発明による駆動方法に基づく発光駆動フォーマットを示す図である。又、図4は、かかる発光駆動フォーマットに従って上記アドレスドライバ6、第1サスティンドライバ7及び第

2サスティンドライバ8各々がPDP10の列電極D₁～D_m、行電極X₁～X_n及びY₁～Y_nに印加する各種駆動パルスの印加タイミングを示す図である。

【0015】図3及び図4に示される例では、1フィールドの表示期間を、14個のサブフィールドSF1～SF14に分割してPDP10に対する駆動を行う。各サブフィールド内では、PDP10の各放電セルに対して画素データの書き込みを行って発光セル及び非発光セルの設定を行う画素データ書込行程Wcと、上記発光セルのみを発光維持させる維持発光行程Icとを実施する。又、先頭のサブフィールドSF1のみで、PDP10の全放電セルを初期化せしめる一斉リセット行程Rcを実行し、最後尾のサブフィールドSF14のみで、消去行程Eを実行する。

【0016】ここで、上記一斉リセット行程Rcでは、第1サスティンドライバ7及び第2サスティンドライバ8が、PDP10の行電極X₁～X_n及びY₁～Y_n各々に対して図4に示されるが如きリセットパルスRP_x及びRP_yを同時に印加する。これにより、PDP10中の全ての放電セルがリセット放電されて、各放電セル内には一様に所定の壁電荷が形成される。これにより、PDP10における全ての放電セルは、後述する維持発光行程において発光状態が維持される発光セルになる。

【0017】各画素データ書込行程Wcでは、アドレスドライバ6が、各行毎の画素データパルス群DP₁₁～_{nm}、DP₂₁～_{nm}、DP₃₁～_{nm}、……、DP₁₄₁～_{nm}を図4に示されるように、順次列電極D₁～D_mに印加して行く。つまり、アドレスドライバ6は、サブフィールドSF1内では、上記変換画素データHD₁₁～_{nm}各々の第1ビット目に基づいて生成した第1行～第n行各々に対応した画素データパルス群DP₁₁～_{nm}を、図4に示されるが如く1行分毎に順次列電極D₁～D_mに印加して行く。又、サブフィールドSF2内では、上記変換画素データHD₁₁～_{nm}各々の第2ビット目に基づいて生成した画素データパルス群DP₂₁～_{nm}を、図4に示されるが如く1行分毎に順次列電極D₁～D_mに印加して行くのである。この際、アドレスドライバ6は、変換画素データのビット論理が例えば論理レベル"1"である場合に限り高電圧の画素データパルスを発生して列電極Dに印加する。第2サスティンドライバ8は、各画素データパルス群DPの印加タイミングと同一タイミングにて、図4に示されるが如き走査パルスSPを発生してこれを行電極Y₁～Y_nへと順次印加して行く。この際、走査パルスSPが印加された"行"と、高電圧の画素データパルスが印加された"列"との交差部の放電セルにのみ放電（選択消去放電）が生じ、その放電セル内に残存していた壁電荷が選択的に消去される。かかる選択消去放電により、上記一斉リセット行程Rcにて発光セルの状態に初期化された放電セルは、非発光セルに推移する。尚、上記高電圧の画素データパルスが印加されなかった"列"に形成されて

いる放電セルには放電が生起されず、上記一斉リセット行程Rcにて初期化された状態、つまり発光セルの状態を維持する。

【0018】すなわち、画素データ書込行程Wcの実行により、後述する維持発光行程において発光状態が維持される発光セルと、消灯状態のままの非発光セルとが、画素データに応じて択一的に設定され、いわゆる各放電セルに対する画素データの書き込みが為されるのである。又、各維持発光行程Icでは、第1サスティンドライバ7及び第2サスティンドライバ8が、行電極X₁〜X_n及びY₁〜Y_nに対して図4に示されるように交互に維持パルスIP_x及びIP_yを印加する。この際、上記画素データ書込行程Wcによって壁電荷が残留したままと

なっている放電セル、すなわち発光セルは、かかる維持パルスIP_x及びIP_yが交互に印加されている期間中、放電発光を繰り返しその発光状態を維持する。尚、かかる維持発光行程Icにおいて実施される発光の維持期間は、図3に示されるように各サブフィールド毎に異なる。

【0019】すなわち、サブフィールドSF1での維持発光行程Icにおける発光期間を“1”とした場合、
SF1:1
SF2:3
SF3:5
SF4:8
SF5:10
SF6:13
SF7:16
SF8:19
SF9:22
SF10:25
SF11:28
SF12:32
SF13:35
SF14:39
に設定している。

【0020】すなわち、各サブフィールドSF1〜SF14の発光回数の比を非線形（すなわち、逆ガンマ比率、 $Y=X^{1/\gamma}$ ）に成るように設定し、これにより入力画素データDの非線形特性（ガンマ特性）を補正するようにしている。又、図4に示されるように、最後尾のサブフィールドでの消去行程Eにおいて、アドレスドライバ8は、消去パルスAPを発生してこれを列電極D₁〜D_nの各々に印加する。第2サスティンドライバ8は、かかる消去パルスAPの印加タイミングと同時に消去パルスEPを発生してこれを行電極Y₁〜Y_n各々に印加する。これら消去パルスAP及びEPの同時印加により、PDP10における全放電セル内において消去放電が生起され、全ての放電セル内に残存している壁電荷が消滅する。すなわち、かかる消去放電により、PDP10にお

ける全ての放電セルが非発光セルとなるのである。

【0021】図5は、図3及び図4に示されるが如き発光駆動フォーマットに基づいて実施される発光駆動の全パターンを示す図である。図5に示されるように、サブフィールドSF1〜SF14の内の1つのサブフィールドでの画素データ書込行程Wcにおいてのみで、各放電セルに対して選択消去放電を実施する（黒丸にて示す）。すなわち、一斉リセット行程Rcの実行によってPDP10の全放電セル内に形成された壁電荷は、上記選択消去放電が実施されるまでの間残留し、その間に存在するサブフィールドSF各々での維持発光行程Icにおいて放電発光を促す（白丸にて示す）。つまり、各放電セルは、1フィールド期間内において上記選択消去放電が為されるまでの間、発光セルとなり、その間に存在するサブフィールド各々での維持発光行程Icにおいて、図3に示されるが如き発光期間比にて発光を継続するのである。

【0022】この際、図5に示されるように、各放電セルが発光セルから非発光セルへと推移する回数は、1フィールド期間内において必ず1回以下となるようにしている。すなわち、1フィールド期間内において一旦、非発光セルに設定した放電セルを再び発光セルに復帰させるような発光駆動パターンを禁止したのである。よって、画像表示に関与していないにも拘わらず強い発光を伴う上記一斉リセット動作を図3及び図4に示されるが如く、1フィールド期間内において1回だけ実施しておけば良いので、コントラストの低下を抑えることが出来る。

【0023】又、1フィールド期間内において実施する選択消去放電は、図5の黒丸にて示されるが如く最高でも1回なので、その消費電力を抑えることが可能となるのである。更に、図5に示されるように、1フィールド期間内において発光状態にある期間と、非発光状態となる期間とが互いに反転するような発光パターンは存在しないので、偽輪郭を抑制出来る。

【0024】ここで、かかる図5に示されるが如き発光駆動パターンによれば、発光輝度比が、

{0, 1, 4, 9, 17, 27, 40, 56, 75, 97, 122, 150, 182, 217, 256}なる15段階の中間調表現が可能になる。ところが、上記A/D変換器1から供給される画素データDは、8ビット、すなわち、256段階の中間調を表現しているものである。

【0025】そこで、上記15段階の階調駆動によっても擬似的に256段階の中間調表示を実施させるべく、図2に示されるデータ変換回路30によってデータ変換を行うのである。図6は、かかるデータ変換回路30の内部構成を示す図である。図6において、ABL（自動輝度制御）回路31は、PDP10の画面上に表示される画像の平均輝度が所定の輝度範囲内に収まるように、A/D変換器1から順次供給されてくる各画素毎の画素

データDに対して輝度レベルの調整を行い、この際得られた輝度調整画素データ D_{BL} を第1データ変換回路32に供給する。

【0026】かかる輝度レベルの調整は、上述の如くサブフィールドの発光回数の比を非線形に設定して逆ガンマ補正を行う前に行われる。よって、ABL回路31は、画素データ（入力画素データ）Dに逆ガンマ補正を施し、この際得られた逆ガンマ変換画素データの平均輝度に応じて上記画素データDの輝度レベルを自動調整するように構成されている。これにより、輝度調整による表示品質の劣化を防止するのである。

【0027】図7は、かかるABL回路31の内部構成を示す図である。図7において、レベル調整回路310は、後述する平均輝度検出回路311によって求められた平均輝度に応じて画素データDのレベルを調整して得られた輝度調整画素データ D_{BL} を出力する。データ変換回路312は、かかる輝度調整画素データ D_{BL} を図8に示されるが如き非線形特性からなる逆ガンマ特性($Y=X^{1.2}$)にて変換したものを逆ガンマ変換画素データ D_r として平均輝度レベル検出回路311に供給する。すなわち、データ変換回路312にて、輝度調整画素データ D_{BL} に対して逆ガンマ補正を施すことにより、ガンマ補正の解除された元の映像信号に対応した画素データ（逆ガンマ変換画素データ D_r ）を復元するのである。平均輝度検出回路311は、各サブフィールドでの発光期間を指定する例えば図9に示されるが如き輝度モード1～4の中から、上述の如く求めた平均輝度に応じた輝度にてPDP10を発光駆動し得る輝度モードを選択し、この選択した輝度モードを示す輝度モード信号LCを駆動制御回路2に供給する。この際、駆動制御回路2は、図3に示されるサブフィールドSF1～SF14各々の維持発光行程Icにおいて発光維持する期間、すなわち、各維持発光行程Ic内において印加される維持パルスの数を、図9に示されるが如き輝度モード信号LCにて指定されたモードに従って設定する。すなわち、図3に示されている各サブフィールドでの発光期間は、輝度モード1が設定された際における発光期間を示すものであり、仮に輝度モード2が設定された場合には、

SF1:2

SF2:6

SF3:10

SF4:16

SF5:20

SF6:26

SF7:32

SF8:38

SF9:44

SF10:50

SF11:56

SF12:64

SF13:70

SF14:78

なる発光期間にて各サブフィールドでの発光駆動が実施される。

【0028】尚、かかる発光駆動においても、各サブフィールドSF1～SF14各々での発光回数の比が非線形（すなわち、逆ガンマ比率、 $Y=X^{1.2}$ ）に設定されており、これにより入力画素データDの非線形特性（ガンマ特性）が補正される。又、平均輝度検出回路311は、かかる逆ガンマ変換画素データ D_r からその平均輝度を求めて上記レベル調整回路310に供給する。

【0029】図6における第1データ変換回路32は、図10に示されるが如き変換特性に基づいて256階調（8ビット）の輝度調整画素データ D_{BL} を $14 \times 16 / 255$ （ $224 / 255$ ）にした8ビット（0～224）の変換画素データ H_D に変換して多階調処理回路33に供給する。具体的には、8ビット（0～255）の輝度調整画素データ D_{BL} がかかる変換特性に基づく図11及び図12に示されるが如き変換テーブルに従って変換される。すなわち、この変換特性は、入力画素データのビット数、多階調化による圧縮ビット数及び表示階調数に応じて設定される。このように、後述する多階調化処理回路33の前段に第1データ変換回路32を設けて、表示階調数、多階調化による圧縮ビット数に合わせた変換を施し、これにより輝度調整画素データ D_{BL} を上位ビット群（多階調化画素データに対応）と下位ビット群（切り捨てられるデータ：誤差データ）をビット境界で切り分け、この信号に基づいて多階調化処理を行うようになっている。これにより、多階調化処理による輝度飽和の発生及び表示階調がビット境界にない場合に生じる表示特性の平坦部の発生（すなわち、階調歪みの発生）を防止することができる。

【0030】尚、下位ビット群は切り捨てられるので階調数が減少することになるが、その階調数の減少分は、以下に説明する多階調処理回路33の動作により擬似的に得られるようにしている。図13は、かかる多階調処理回路33の内部構成を示す図である。図13に示されるが如く、多階調処理回路33は、誤差拡散処理回路330及びディザ処理回路350から構成される。

【0031】まず、誤差拡散処理回路330におけるデータ分離回路331は、上記第1データ変換回路32から供給された8ビットの変換画素データ H_D 中の下位2ビット分を誤差データ、上位6ビット分を表示データとして分離する。加算器332は、かかる誤差データとしての変換画素データ H_D 中の下位2ビット分と、遅延回路334からの遅延出力と、係数乗算器335の乗算出力とを加算して得た加算値を遅延回路336に供給する。遅延回路336は、加算器332から供給された加算値を、画素データのクロック周期と同一の時間を有する遅延時間Dだけ遅らせ、これを遅延加算信号 A_D 、

として上記係数乗算器335及び遅延回路337に夫々供給する。

【0032】係数乗算器335は、上記遅延加算信号 A_{D_1} に所定係数値 K_1 (例えば、"7/16")を乗算して得られた乗算結果を上記加算器332に供給する。遅延回路337は、上記遅延加算信号 A_{D_1} を更に(1水平走査期間-上記遅延時間 $D \times 4$)なる時間だけ遅延させたものを遅延加算信号 A_{D_2} として遅延回路338に供給する。遅延回路338は、かかる遅延加算信号 A_{D_2} を更に上記遅延時間 D だけ遅延させたものを遅延加算信号 A_{D_3} として係数乗算器339に供給する。又、遅延回路338は、かかる遅延加算信号 A_{D_2} を更に上記遅延時間 $D \times 2$ なる時間分だけ遅延させたものを遅延加算信号 A_{D_4} として係数乗算器340に供給する。更に、遅延回路338は、かかる遅延加算信号 A_{D_2} を上記遅延時間 $D \times 3$ なる時間分だけ遅延させたものを遅延加算信号 A_{D_5} として係数乗算器341に供給する。

【0033】係数乗算器339は、上記遅延加算信号 A_{D_3} に所定係数値 K_2 (例えば、"3/16")を乗算して得られた乗算結果を加算器342に供給する。係数乗算器340は、上記遅延加算信号 A_{D_4} に所定係数値 K_3 (例えば、"5/16")を乗算して得られた乗算結果を加算器342に供給する。係数乗算器341は、上記遅延加算信号 A_{D_5} に所定係数値 K_4 (例えば、"1/16")を乗算して得られた乗算結果を加算器342に供給する。

【0034】加算器342は、上記係数乗算器339、340及び341各々から供給された乗算結果を加算して得られた加算信号を上記遅延回路334に供給する。遅延回路334は、かかる加算信号を上記遅延時間 D なる時間分だけ遅延させて上記加算器332に供給する。加算器332は、上記誤差データ(変換画素データ H_{D_1} 中の下位2ビット分)と、遅延回路334からの遅延出力と、係数乗算器335の乗算出力とを加算し、この際、桁上げがない場合には論理レベル"0"、桁上げがある場合には論理レベル"1"のキャリアウト信号 C_0 を発生して加算器333に供給する。

【0035】加算器333は、上記表示データ(変換画素データ H_{D_1} 中の上位6ビット分)に、上記キャリアウト信号 C_0 を加算したものを6ビットの誤差拡散処理画素データ E_{D_1} として出力する。以下に、かかる構成からなる誤差拡散処理回路330の動作について説明する。

【0036】例えば、図14に示されるが如きPDP10の画素 $G(j,k)$ に対応した誤差拡散処理画素データ E_{D_1} を求める場合、先ず、かかる画素 $G(j,k)$ の左横の画素 $G(j,k-1)$ 、左斜め上の画素 $G(j-1,k-1)$ 、真上の画素 $G(j-1,k)$ 、及び右斜め上の画素 $G(j-1,k+1)$ 各々に対応した各誤差データ、すなわち、画素 $G(j,k-1)$ に対応した誤差データ：遅延加算信号 A_{D_1} 、画素 $G(j-1,k+1)$ に対応した誤差データ：遅延加算信号

A_{D_2} 、

画素 $G(j-1,k)$ に対応した誤差データ：遅延加算信号 A_{D_3} 、

画素 $G(j-1,k-1)$ に対応した誤差データ：遅延加算信号 A_{D_4} 、

各々を、上述した如き所定の係数値 $K_1 \sim K_4$ をもって重み付け加算する。次に、この加算結果に、変換画素データ H_{D_1} の下位2ビット分、すなわち画素 $G(j,k)$ に対応した誤差データを加算し、この際得られた1ビット分のキャリアウト信号 C_0 を変換画素データ H_{D_1} 中の上位6ビット分、すなわち画素 $G(j,k)$ に対応した表示データに加算したものを誤差拡散処理画素データ E_{D_1} とする。

【0037】誤差拡散処理回路330は、かかる構成により、変換画素データ H_{D_1} 中の上位6ビット分を表示データ、残りの下位2ビット分を誤差データとして捉え、周辺画素 $\{G(j,k-1), G(j-1,k+1), G(j-1,k), G(j-1,k-1)\}$ 各々での誤差データを重み付け加算したものを、上記表示データに反映させるようにしている。この動作により、原画素 $\{G(j,k)\}$ における下位2ビット分の輝度が上記周辺画素により擬似的に表現され、それ故に8ビットよりも少ないビット数、すなわち6ビット分の表示データにて、上記8ビット分の画素データと同等の輝度階調表現が可能になるのである。

【0038】尚、この誤差拡散の係数値が各画素に対して一定に加算されていると、誤差拡散パターンによるノイズが視覚的に確認される場合があり画質を損なってしまう。そこで、後述するディザ係数の場合と同様に4つの画素各々に割り当てるべき誤差拡散の係数 $K_1 \sim K_4$ を1フィールド毎に変更するようにしても良い。ディザ処理回路350は、かかる誤差拡散処理回路330から供給された誤差拡散処理画素データ E_{D_1} にディザ処理を施すことにより、6ビットの誤差拡散処理画素データ E_{D_1} と同等な輝度階調レベルを維持しつつもビット数を更に4ビットに減らした多階調化処理画素データ D_1 を生成する。尚、かかるディザ処理では、隣接する複数の画素により1つの中間表示レベルを表現するものである。例えば、8ビットの画素データの内の上位6ビットの画素データを用いて8ビット相当の階調表示を行う場合、左右、上下に互いに隣接する4つの画素を1組とし、この1組の各画素に対応した画素データ各々に、互いに異なる係数値からなる4つのディザ係数 $a \sim d$ を夫々割り当てて加算する。かかるディザ処理によれば、4画素で4つの異なる中間表示レベルの組み合わせが発生することになる。よって、例えば画素データのビット数が6ビットであっても、表現出来る輝度階調レベルは4倍、すなわち、8ビット相当の中間調表示が可能となるのである。

【0039】しかしながら、ディザ係数 $a \sim d$ なるディザパターンが各画素に対して一定に加算されていると、このディザパターンによるノイズが視覚的に確認される

場合があり画質を損なってしまう。そこで、ディザ処理回路350においては、4つの画素各々に割り当てるべき上記ディザ係数a~dを1フィールド毎に変更するようにしている。

【0040】図15は、かかるディザ処理回路350の内部構成を示す図である。図15において、ディザ係数発生回路352は、互いに隣接する4つの画素毎に4つのディザ係数a、b、c、dを発生してこれらを順次加算器351に供給する。例えば、図16に示されるように、第j行に対応した画素G(j,k)及び画素G(j,k+1)、第(j+1)行に対応した画素G(j+1,k)及び画素G(j+1,k+1)なる4つの画素各々に対応した4つのディザ係数a、b、c、dを発生する。この際、ディザ係数発生回路352は、これら4つの画素各々に割り当てるべき上記ディザ係数a~dを図16に示されるように1フィールド毎に変更して行く。

【0041】すなわち、最初の第1フィールドにおいては、

画素G(j,k) : ディザ係数a

画素G(j,k+1) : ディザ係数b

画素G(j+1,k) : ディザ係数c

画素G(j+1,k+1) : ディザ係数d

次の第2フィールドにおいては、

画素G(j,k) : ディザ係数b

画素G(j,k+1) : ディザ係数a

画素G(j+1,k) : ディザ係数d

画素G(j+1,k+1) : ディザ係数c

次の第3フィールドにおいては、

画素G(j,k) : ディザ係数d

画素G(j,k+1) : ディザ係数c

画素G(j+1,k) : ディザ係数b

画素G(j+1,k+1) : ディザ係数a

そして、第4フィールドにおいては、

画素G(j,k) : ディザ係数c

画素G(j,k+1) : ディザ係数d

画素G(j+1,k) : ディザ係数a

画素G(j+1,k+1) : ディザ係数b

の如き割り当てにてディザ係数a~dを循環して繰り返し発生し、これを加算器351に供給する。ディザ係数発生回路352は、上述した如き第1フィールド~第4フィールドの動作を繰り返し実行する。すなわち、かかる第4フィールドでのディザ係数発生動作が終了したら、再び、上記第1フィールドの動作に戻って、前述した動作を繰り返すのである。

【0042】加算器351は、上記誤差拡散処理回路330から供給されてくる上記画素G(j,k)、画素G(j,k+1)、画素G(j+1,k)、及び画素G(j+1,k+1)各々に対応した誤差拡散処理画素データED各々に、上述の如く各フィールド毎に割り当てられたディザ係数a~dを夫々加算し、この際得られたディザ加算画素データを上位ビット

ト抽出回路353に供給する。

【0043】例えば、図16に示される第1フィールドにおいては、

画素G(j,k)に対応した誤差拡散処理画素データED+ディザ係数a、

画素G(j,k+1)に対応した誤差拡散処理画素データED+ディザ係数b、

画素G(j+1,k)に対応した誤差拡散処理画素データED+ディザ係数c、

10 画素G(j+1,k+1)に対応した誤差拡散処理画素データED+ディザ係数d

の各々をディザ加算画素データとして上位ビット抽出回路353に順次供給して行くのである。

【0044】上位ビット抽出回路353は、かかるディザ加算画素データの上位4ビット分までを抽出し、これを多階調化画素データD_sとして図6に示される第2データ変換回路34に供給する。第2データ変換回路34は、かかる多階調化画素データD_sを図17に示されるが如き変換テーブルに従って、サブフィールドSF1~SF14各々に対応した第1~第14ビットからなる変換画素データ(表示画素データ)HDに変換する。尚、多階調化画素データD_sは、8ビット(256階調)の入力画素データDを第1データ変換(図11及び図12の変換テーブル)にしたがって224/225にし、更に、例えば誤差拡散処理及びディザ処理の如き多階調化処理により、夫々2ビット分が圧縮されて、計4ビット(15階調)のデータに変換されたものである。

【0045】ここで、変換画素データHDにおける第1~第14ビットの内、論理レベル"1"のビットは、そのビットに対応したサブフィールドSFでの画素データ書込行程Wcにおいて選択消去放電を実施させることを示すものである。ここで、PDP10の各放電セルに対応した上記変換画素データHDは、メモリ4を介してアドレスドライバ6に供給される。この際、1放電セルに対応した変換画素データHDの形態は、必ず図17に示されるが如き15パターンの中のいずれか1となる。アドレスドライバ6は、上記変換画素データHD中の第1~第14ビット各々をサブフィールドSF1~14各々に割り当て、そのビット論理が論理レベル"1"である場合に限り、該当するサブフィールドでの画素データ書込行程Wcにおいて高電圧の画素データパルスが発生し、これをPDP10の列電極Dに印加する。これにより、上記選択消去放電が生起されるのである。

【0046】以上の如く、データ変換回路30により8ビットの画素データDは14ビットの変換画素データHDに変換されて、図17に示されるが如き15段階の階調表示が実施されるようになるが、上述した如き多階調処理回路33の動作により、実際の視覚上における階調表現は256階調になる。尚、上記実施例においては、画素データの書込方法として、1フィールドの先頭にお

いて予め各放電セルに強制的に壁電荷を形成させて全放電セルを発光セルに設定しておき、画素データに応じて選択的にその壁電荷を消去することにより画素データの書込を為す、いわゆる選択消去アドレス法を採用した場合について述べた。

【0047】しかしながら、本発明は、画素データの書込方法として、画素データに応じて選択的に壁電荷を形成するようにした、いわゆる選択書込アドレス法を採用した場合についても同様に適用可能である。図18は、かかる選択書込アドレス法を採用した場合における発光駆動フォーマットを示す図である。

【0048】又、図19は、かかる図18に示される発光駆動フォーマットに基づいてPDP10の列電極 $D_1 \sim D_3$ 、行電極 $X_1 \sim X_3$ 及び $Y_1 \sim Y_3$ に印加される各種駆動パルスの印加タイミングを示す図である。更に、図20は、かかる選択書込アドレス法を採用した場合に第2データ変換回路34において用いられる変換テーブル、及び1フィールド期間内で実施される発光駆動の全パターンを示す図である。

【0049】図19に示されるように、上記選択書込アドレス法を採用した場合には、先ず、先頭のサブフィールドSF14での一斉リセット行程Rcにおいて、第1サスティンドライバ7及び第2サスティンドライバ8は、PDP10の行電極X及びYに夫々リセットパルス R_{Px} 及び R_{Py} を同時に印加する。これにより、PDP10中の全ての放電セルをリセット放電せしめ、各放電セル内に強制的に壁電荷を形成させる(R_1)。その後、第1サスティンドライバ7は、消去パルスEPをPDP10の行電極 $X_1 \sim X_3$ に一斉に印加することにより、全放電セル内に形成された上記壁電荷を消去させる(R_2)。すなわち、図19に示される一斉リセット行程Rcの実行によれば、PDP10における全ての放電セルは非発光セルの状態に初期化されるのである。

【0050】画素データ書込行程Wcでは、走査パルスSPが印加された"行"と、高電圧の画素データパルスが印加された"列"との交差部の放電セルにのみ放電(選択書込放電)が生じ、その放電セル内に選択的に壁電荷が形成される。かかる選択書込放電により、上記一斉リセット行程Rcにて非発光セルの状態に初期化された放電セルは、発光セルに推移する。尚、上記高電圧の画素データパルスが印加されなかった"列"に形成されている放電セルには放電が生起されず、上記一斉リセット行程Rcにて初期化された状態、つまり非発光セルの状態を維持する。

【0051】すなわち、画素データ書込行程Wcの実行により、後述する維持発光行程において発光状態が維持される発光セルと、消灯状態のままの非発光セルとが、画素データに応じて択一的に設定され、いわゆる各放電セルに対する画素データの書き込みが為されるのである。ここで、かかる選択書込アドレス法による発光駆動

を実施する場合には、図20に示されるように、変換画素データHDにおける論理レベル"1"のビットに対応したサブフィールドSFにおいてのみ選択書込放電が実施される(黒丸にて示す)。この際、先頭のサブフィールドSF14からこの選択書込放電が実施されまでの間に存在するサブフィールドSFでは非発光状態が維持され、この選択書込放電が実施されたサブフィールドSF以降に存在するサブフィールドSFにおいて発光状態が維持される(白丸にて示す)。

【0052】このように、画像表示に関与していないにも拘わらず強い発光を伴う上記一斉リセット動作を、図18及び図19に示されるように、1フィールド期間内において1回だけ実施しておけば良いので、コントラストの低下を抑えることが出来る。又、画素データ書込方法として選択書込アドレス法を適用した場合にも、1フィールド期間内において実施される選択書込放電は、図20の黒丸にて示されるが如く最高でも1回なので、その消費電力を抑えることが可能となる。更に、図20に示されるが如く、1フィールド期間内には、発光状態にある期間と、非発光状態となる期間とが互いに反転するような発光駆動パターンが存在しないので、偽輪郭を抑制出来るのである。

【0053】以上の如く、図3～図20に示される駆動方法では、先ず、1フィールド期間内における先頭のサブフィールドにおいてのみで全ての放電セルを発光セル(選択消去アドレス法を採用した場合)又は非発光セル(選択書込アドレス法を採用した場合)の状態に初期化する放電を生起させる。次に、いずれか1のサブフィールドでの画素データ書込行程においてのみで、各放電セルを画素データに応じて非発光セル又は発光セルに設定する。更に、各サブフィールドでの発光維持行程では、上記発光セルのみをサブフィールドの重み付けに対応した発光期間だけ発光させるようにしている。かかる駆動方法によれば、選択消去アドレス法の場合には、表示すべき輝度の増加につれて1フィールドの先頭のサブフィールドから順に発光状態となり、一方、選択消去アドレス法の場合には、表示すべき輝度の増加につれて1フィールドの最後尾のサブフィールドから順に発光状態となる。

【0054】尚、上記実施例においては、1フィールド期間内において実施する一斉リセット動作を1回とすることにより15階調の中間調表現を行うものであるが、かかる一斉リセット動作を2回実行することによりその階調数を増やすことも可能である。図21及び図22は、かかる点に鑑みて為された発光駆動フォーマットを示す図である。

【0055】尚、図21は、画素データ書込方法として前述した如き選択消去アドレス法を採用した場合、図22は、選択書込アドレス法を採用した場合に適用される発光駆動フォーマットを夫々示すものである。これら図

21及び図22に示される発光駆動フォーマットにおいても、1フィールド期間をサブフィールドSF1～SF14なる14個のサブフィールドに分割している。各サブフィールドでは、画素データの書き込みを行って発光セル及び非発光セルの設定を行う画素データ書込行程Wcと、発光セルに対してのみ発光状態を維持させる維持発光行程Icとを実施する。この際、各維持発光行程Icでの発光期間(発光回数)は、サブフィールドSF1での発光期間を“1”とした場合、

SF1:1
SF2:1
SF3:1
SF4:3
SF5:3
SF6:8
SF7:13
SF8:15
SF9:20
SF10:25
SF11:31
SF12:37
SF13:48
SF14:50

に設定している。

【0056】すなわち、各サブフィールドSF1～SF14の発光回数の比を非線形(すなわち、逆ガンマ比率、 $Y=X^{1/2}$)に成るように設定し、これにより入力画素データDの非線形特性(ガンマ特性)を補正するようにしている。更に、これら各サブフィールドの内、先頭のサブフィールドと、中間のサブフィールドとで一斉リセット行程Rcを実行する。

【0057】つまり、図21に示されるが如き、選択消去アドレス法を採用した際の発光駆動では、サブフィールドSF1とSF7とで一斉リセット行程Rcを実行し、図22に示されるが如き選択書込アドレス法を採用した際の発光駆動では、サブフィールドSF14とSF6とで一斉リセット行程Rcを実行するのである。又、これら図21及び図22に示されるように、1フィールド期間の最後尾のサブフィールド、及び一斉リセット行程Rcを実行する直前のサブフィールドにおいて、全ての放電セル内に残存している壁電荷を消滅せしめる消去行程Eを実行する。

【0058】図23及び図24は、これら図21及び図22に示される発光駆動フォーマットに基づく発光駆動を行う際に、図6に示される第1データ変換回路32において用いられる変換テーブルの一例を示す図である。第1データ変換回路32は、図23及び図24の変換テーブルに基づいて、256階調(8ビット)の入力輝度調整画素データDBLを $22 \times 16 / 255$ (352/255)にした9ビット(0～352)の変換画素デー

タHDに変換して多階調化処理回路33に供給する。多階調化処理回路33では、上述と同様に例えば4ビット分の圧縮処理を行い、5ビット(0～22)の多階調化画素データDsを出力する。

【0059】この際、図6に示される第2データ変換回路34は、かかる5ビットの多階調化画素データDsを、図25又は図26に示されるが如き変換テーブルに従って変換して14ビットの変換画素データ(表示画素データ)HDを得る。この際、図25は、画素データ書込法として上記選択消去アドレス法を採用した場合、図26は、選択書込アドレス法を採用した場合に用いられる第2データ変換回路34の変換テーブル及び発光駆動の全パターンを夫々示す図である。

【0060】このように、図21～図26に示されるが如き駆動を実施すれば、図25及び図26にも示されているように、発光輝度比が、

{0,1,2,3,6,9,17,22,30,37,45,57,65,82,90,113,121,150,158,195,206,245,256}

なる23段階の中間調表現が可能になる。

【0061】以上の如く、図21～図26に示されている駆動方法では、1フィールド期間内におけるサブフィールドを、互いに連続して配置された複数のサブフィールドからなる2つのサブフィールド群に分けている。例えば、選択消去アドレス法を採用した場合には、図21に示されるように、サブフィールドSF1～SF6からなるサブフィールド群と、SF7～SF14からなるサブフィールド群とに分けている。この際、各サブフィールド群の先頭のサブフィールドにおいてのみで夫々一斉リセット行程Rcを実行して、全ての放電セルを発光セル(選択消去アドレス法を採用した場合)又は非発光セル(選択書込アドレス法を採用した場合)の状態に初期化する放電を生起させる。ここで、各サブフィールド群内において、いずれか1のサブフィールドの画素データの書き込み行程においてのみで、放電セルを画素データに応じて非発光セル又は発光セルに設定する。更に、各サブフィールドでの発光維持行程において、上記発光セルのみをサブフィールドの重み付けに対応した発光期間だけ発光させるようにしている。従って、各サブフィールド群内において、一斉リセット動作、選択消去動作(選択書込動作)は、各1回となる。かかる駆動方法によれば、選択消去アドレス法の場合には、表示すべき輝度の増加につれて各サブフィールド群内における先頭のサブフィールドから順に発光状態となる。一方、選択消去アドレス法の場合には、表示すべき輝度の増加につれて各サブフィールド群内における最後尾のサブフィールドから順に発光状態となる。

【0062】尚、前述した如き図17、図20、図25、及び図26に示される発光駆動パターンでは、サブフィールドSF1～SF14の内のいずれか1の画素データ書込行程Wcにおいて、走査パルスSPと高電圧の

画素データパルスとを同時印加して、選択消去(書込)放電を生起させるようにしている。しかしながら、放電セル内に残留する荷電粒子の量が少ないと、これら走査パルスSP及び高電圧の画素データパルスが同時に印加されても選択消去(書込)放電が正常に生起されず、放電セル内の壁電荷を消去(形成)できない場合がある。この際、例えばA/D変換後の画素データDが低輝度を示すデータであっても、最高輝度に対応した発光が為されてしまい、画像品質を著しく低下させるという問題が生じる。

【0063】例えば、画素データ書込法として選択消去アドレス法を採用した際に、変換画素データHDが、
[0100000000000000]

である場合には、図17の黒丸にて示されるように、サブフィールドSF2においてのみで選択消去放電が実施され、この際、放電セルは非発光セルに推移する。これにより、サブフィールドSF1～SF14の内のSF1においてのみで維持発光が実施されるはずである。ところが、かかるサブフィールドSF2での選択消去が失敗してかかる放電セル内に壁電荷が残留したままとなると、サブフィールドSF1のみならず、それ以降のサブフィールドSF2～SF14においても維持発光が実施され、結果として最高輝度表示が為されてしまうのである。

【0064】そこで、本発明においては、図27～図33に示されるが如き発光駆動パターンを採用することにより、このような誤った発光動作を防止する。図27～図33は、このような誤った発光動作を防止すべく為された発光駆動パターン、及びこの発光駆動を実施する際に第2データ変換回路34で用いられる変換テーブルの一例を示す図である。

【0065】この際、図27～図31では、1フィールド期間中に一斉リセット行程Rcを1回だけ設けている図3又は図18に示されるが如き発光駆動フォーマットに基づいて実行される発光駆動の全パターン、並びにこの発光駆動を実施するにあたり第2データ変換回路34で用いられる変換テーブルの一例を夫々示している。

尚、図27～図29は、図3に示されるが如き選択消去アドレス法を採用した際の発光駆動フォーマット、図30及び図31は、図18に示されるが如き選択書込アドレス法を採用した際の発光駆動フォーマットに基づいて実行される発光駆動のパターンを夫々示している。

【0066】又、図32及び図33では、1フィールド期間中に一斉リセット行程Rcを2回設けている図21又は図22に示されるが如き発光駆動フォーマットに基づいて実行される発光駆動の全パターン、並びにこの発光駆動を実施する際に第2データ変換回路34で用いられる変換テーブルの一例を夫々示している。ここで、上述した如き図27、図30、図32、又は図33に示される発光駆動パターンでは、図中の黒丸に示されるよう

に、互いに連続した2つのサブフィールド各々の画素データ書込行程Wcにて、連続して選択消去(書込)放電を実施するようにしている。

【0067】かかる動作によれば、例えば、1回目の選択消去(書込)放電で放電セル内の壁電荷を正常に消滅(形成)させることが出来なくても、2回目の選択消去(書込)放電により壁電荷の消滅(形成)が正常に行われるので、前述した如き誤った維持発光が防止される。尚、これら2回分の選択消去(書込)放電は、互いに連続したサブフィールドで行う必要はない。要するに、1回目の選択消去(書込)放電が終了した後の、いずれかのサブフィールドで2回目の選択消去(書込)放電を行うようにすれば良いのである。

【0068】図28は、かかる点に鑑みて為された発光駆動パターン及び第2データ変換回路34の変換テーブルの一例を示す図である。図28に示される一例においては、図中の黒丸に示されるように、1回目の選択消去(書込)放電の実施後、1サブフィールド置いてから2回目の選択消去(書込)放電を行うようにしている。

【0069】又、1フィールド期間内で実施する選択消去(書込)放電の回数は、2回に限定されるものではない。図29及び図31は、かかる点に鑑みて為された発光駆動パターン及び第2データ変換回路34の変換テーブルの一例を示す図である。尚、これら図29及び図31に示される“*”は、論理レベル“1”又は“0”のいずれでも良いことを示し、三角印は、かかる“*”が論理レベル“1”である場合に限り選択消去(書込)放電を行うことを示している。

【0070】要するに、初回の選択消去(書込)放電では画素データの書込を失敗する恐れがあるので、それ以降に存在するサブフィールドの内の少なくとも1つで、再度、選択消去(書込)放電を行うことにより、画素データの書込を確実にしているのである。

【0071】

【発明の効果】以上詳述した如く、本発明においては、先ず、1フィールドの表示期間をN個のサブフィールドに分割し、その内の連続配置されたM個($2 \leq M \leq N$)のサブフィールドからなるサブフィールド群における先頭部のサブフィールドにおいてのみで全ての放電セルを発光セル又は非発光セルのいずれか一方の状態に初期化する放電を生起させる。ここで、上記サブフィールド群内のいずれか1のサブフィールドにおいて各放電セルを非発光セル又は発光セルの一方に設定する放電を生起させる第1の画素データパルスを印加することにより画素データの書込を為し、各サブフィールドでは発光セルのみをサブフィールドの重み付けに対応した発光期間だけ発光させる。この際、上記第1の画素データパルスを印加した後存在するサブフィールドの内の少なくとも1において上記画素データパルスと同一の第2の画素データパルスを再び印加することにより画素データの書込を確実に

にしている。

【0072】かかるプラズマディスプレイの駆動方法により、偽輪郭を抑制しつつも、低消費電力化及びコントラスト向上を共に実現するのである。

【図面の簡単な説明】

【図1】64階調の中間調表示を実施する為の従来の発光駆動フォーマットを示す図である。

【図2】本発明による駆動方法に従ってプラズマディスプレイパネルを駆動するプラズマディスプレイ装置の概略構成を示す図である。

【図3】選択消去アドレス法を採用した際の発光駆動フォーマットを示す図である。

【図4】PDP10に印加される各種駆動パルスの印加タイミングの一例を示す図である。

【図5】図3に示される発光駆動フォーマットに基づいて実施される発光駆動のパターンの一例を示す図である。

【図6】データ変換回路30の内部構成を示す図である。

【図7】ABL回路31の内部構成を示す図である。

【図8】データ変換回路312における変換特性を示す図である。

【図9】輝度モードと各サブフィールドの維持発光行程にて実施される発光期間との対応関係を示す図である。

【図10】第1データ変換回路32における変換特性を示す図である。

【図11】第1データ変換回路32における変換テーブルの一例を示す図である。

【図12】第1データ変換回路32における変換テーブルの一例を示す図である。

【図13】多階調化処理回路33の内部構成を示す図である。

【図14】誤差拡散処理回路330の動作を説明する為の図である。

【図15】ディザ処理回路350の内部構成を示す図である。

【図16】ディザ処理回路350の動作を説明する為の図である。

【図17】図3に示される発光駆動フォーマットに基づいて実施される発光駆動の全パターン、及びこの発光駆動を実施する際に第2データ変換回路34で用いられる変換テーブルの一例を示す図である。

【図18】選択書込アドレス法を採用した場合の発光駆動フォーマットを示す図である。

【図19】選択書込アドレス法を採用した場合に、PDP10に印加される各種駆動パルスの印加タイミングを示す図である。

【図20】選択書込アドレス法を採用した場合における発光駆動の全パターン、及びこの発光駆動を実施する際

に第2データ変換回路34で用いられる変換テーブルの一例を示す図である。

【図21】選択消去アドレス法を採用した際の発光駆動フォーマットの他の一例を示す図である。

【図22】選択書込アドレス法を採用した際の発光駆動フォーマットの他の一例を示す図である。

【図23】図21又は図22に示される発光駆動フォーマットに基づいて発光駆動を行う際に第1データ変換回路32において用いられる変換テーブルの一例を示す図である。

【図24】図21又は図22に示される発光駆動フォーマットに基づいて発光駆動を行う際に第1データ変換回路32において用いられる変換テーブルの一例を示す図である。

【図25】図21に示される発光駆動フォーマットに基づいて実施される発光駆動の全パターン及びこの発光駆動を実施する際に第2データ変換回路34で用いられる変換テーブルの一例を示す図である。

【図26】図22に示される発光駆動フォーマットに基づいて実施される発光駆動の全パターン及びこの発光駆動を実施する際に第2データ変換回路34で用いられる変換テーブルの一例を示す図である。

【図27】本発明の駆動方法による発光駆動パターンを示す図である。

【図28】本発明の駆動方法による発光駆動パターンの他の一例を示す図である。

【図29】本発明の駆動方法による発光駆動パターンの他の一例を示す図である。

【図30】本発明の駆動方法による発光駆動パターンの他の一例を示す図である。

【図31】本発明の駆動方法による発光駆動パターンの他の一例を示す図である。

【図32】本発明の駆動方法による発光駆動パターンの他の一例を示す図である。

【図33】本発明の駆動方法による発光駆動パターンの他の一例を示す図である。

【主要部分の符号の説明】

2 駆動制御回路

6 アドレスドライバ

7 第1サスティンドライバ

8 第2サスティンドライバ

10 PDP

30 データ変換回路

31 ABL回路31

32 第1データ変換回路

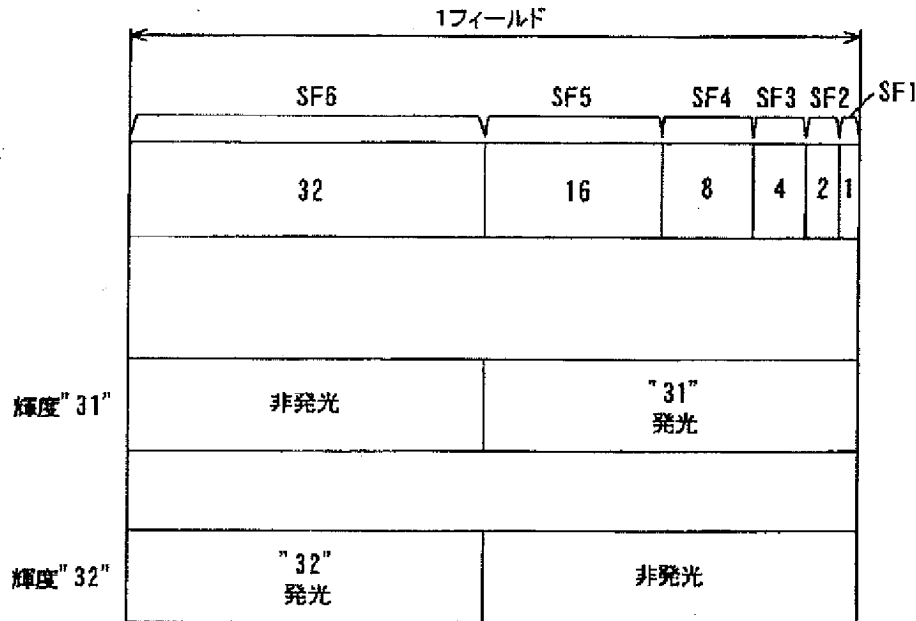
33 多階調化処理回路

34 第2データ変換回路

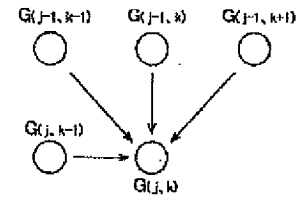
330 誤差拡散処理回路

350 ディザ処理回路

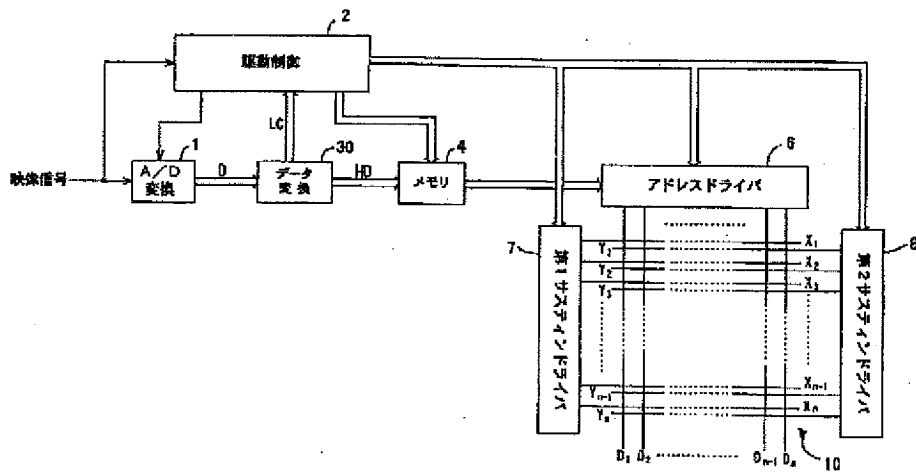
【図1】



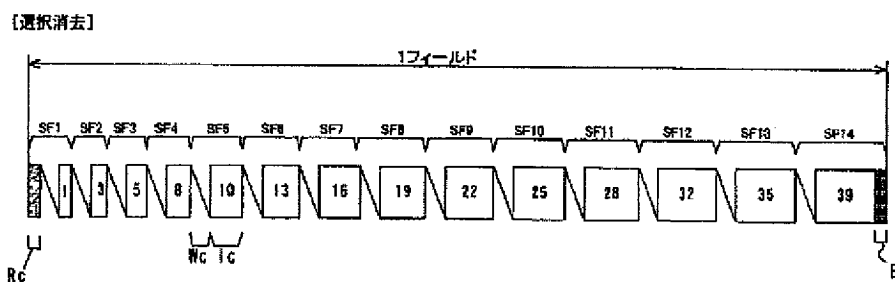
【図14】



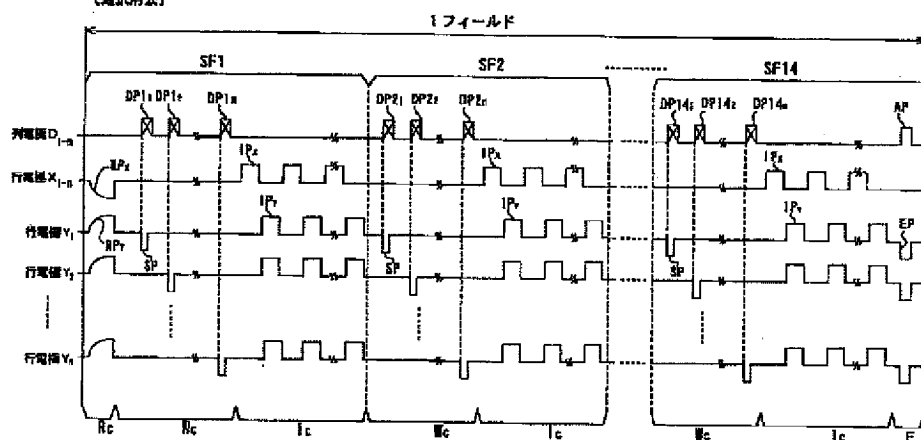
【図2】



【図3】



【電報消去】



【图7】

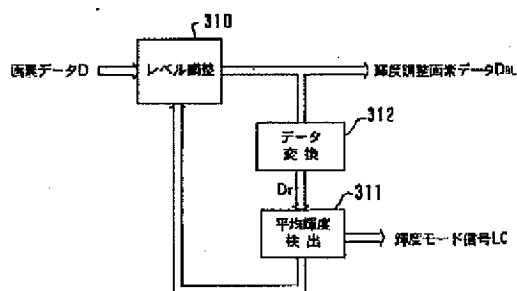
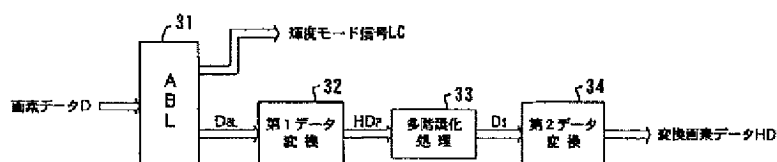
31

[illegible]

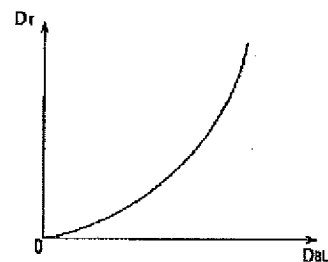
黒丸：選別済去放電
白丸：発光

【圖6】

30



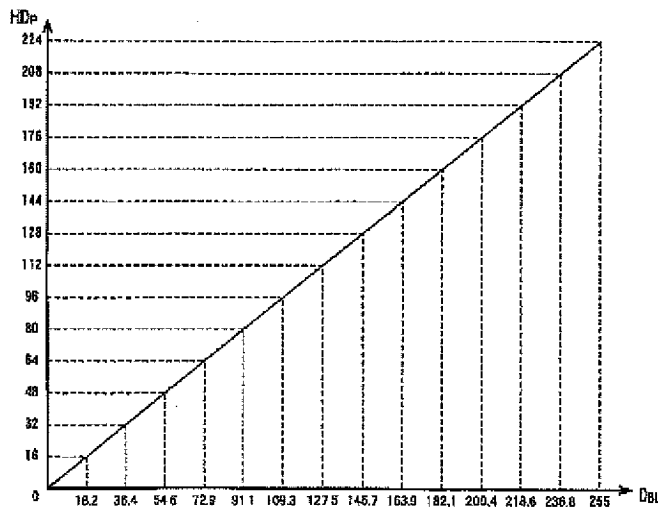
【图8】



【図9】

LC	SF1	SF2	SF3	SF4	SF5	SF6	SF7	SF8	SF9	SF10	SF11	SF12	SF13	SF14
モード1	1	3	5	8	10	13	16	19	22	25	28	32	35	39
モード2	2	6	10	16	20	26	32	38	44	50	56	64	70	76
モード3	3	9	15	24	30	39	48	57	66	75	84	96	105	117
モード4	4	12	20	32	40	52	64	76	88	100	112	128	140	156

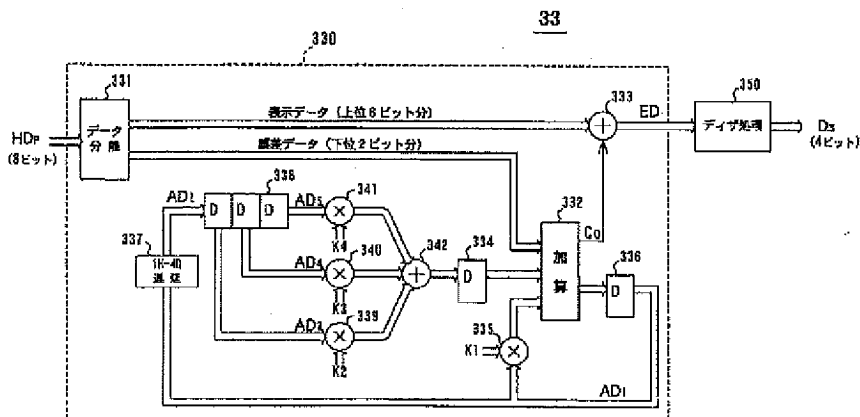
【図10】



【図11】

回路	D ₀	回路	H ₀	回路	D ₀	回路	H ₀
1	00000000	0	00000000	84	01000000	59	00110000
2	00000001	1	00000001	85	01000001	60	00110001
3	00000010	2	00000010	86	01000010	61	00110010
4	00000011	3	00000011	87	01000011	62	00110011
5	00000100	4	00000100	88	01000100	63	00110100
6	00000101	5	00000101	89	01000101	64	00110101
7	00000110	6	00000110	90	01000110	65	00110110
8	00000111	7	00000111	91	01000111	66	00110111
9	00001000	8	00001000	92	01001000	67	00111000
10	00001001	9	00001001	93	01001001	68	00111001
11	00001010	10	00001010	94	01001010	69	00111010
12	00001011	11	00001011	95	01001011	70	00111011
13	00001100	12	00001100	96	01001100	71	00111100
14	00001101	13	00001101	97	01001101	72	00111101
15	00001110	14	00001110	98	01001110	73	00111110
16	00001111	15	00001111	99	01001111	74	00111111
17	00010000	16	00010000	100	01010000	75	00110000
18	00010001	17	00010001	101	01010001	76	00110001
19	00010010	18	00010010	102	01010010	77	00110010
20	00010011	19	00010011	103	01010011	78	00110011
21	00010100	20	00010100	104	01010100	79	00110100
22	00010101	21	00010101	105	01010101	80	00110101
23	00010110	22	00010110	106	01010110	81	00110110
24	00010111	23	00010111	107	01010111	82	00110111
25	00011000	24	00011000	108	01011000	83	00111000
26	00011001	25	00011001	109	01011001	84	00111001
27	00011010	26	00011010	110	01011010	85	00111010
28	00011011	27	00011011	111	01011011	86	00111011
29	00011100	28	00011100	112	01011100	87	00111100
30	00011101	29	00011101	113	01011101	88	00111101
31	00011110	30	00011110	114	01011110	89	00111110
32	00011111	31	00011111	115	01011111	90	00111111
33	00100000	32	00100000	116	01100000	91	00110000
34	00100001	33	00100001	117	01100001	92	00110001
35	00100010	34	00100010	118	01100010	93	00110010
36	00100011	35	00100011	119	01100011	94	00110011
37	00100100	36	00100100	120	01100100	95	00110100
38	00100101	37	00100101	121	01100101	96	00110101
39	00100110	38	00100110	122	01100110	97	00110110
40	00100111	39	00100111	123	01100111	98	00110111
41	00101000	40	00101000	124	01101000	99	00111000
42	00101001	41	00101001	125	01101001	100	00111001
43	00101010	42	00101010	126	01101010	101	00111010
44	00101011	43	00101011	127	01101011	102	00111011
45	00101100	44	00101100	128	01101100	103	00111100
46	00101101	45	00101101	129	01101101	104	00111101
47	00101110	46	00101110	130	01101110	105	00111110
48	00101111	47	00101111	131	01101111	106	00111111
49	00110000	48	00110000	132	01110000	107	00110000
50	00110001	49	00110001	133	01110001	108	00110001
51	00110010	50	00110010	134	01110010	109	00110010
52	00110011	51	00110011	135	01110011	110	00110011
53	00110100	52	00110100	136	01110100	111	00110100
54	00110101	53	00110101	137	01110101	112	00110101
55	00110110	54	00110110	138	01110110	113	00110110
56	00110111	55	00110111	139	01110111	114	00110111
57	00111000	56	00111000	140	01111000	115	00111000
58	00111001	57	00111001	141	01111001	116	00111001
59	00111010	58	00111010	142	01111010	117	00111010
60	00111011	59	00111011	143	01111011	118	00111011
61	00111100	60	00111100	144	01111100	119	00111100
62	00111101	61	00111101	145	01111101	120	00111101
63	00111110	62	00111110	146	01111110	121	00111110
64	00111111	63	00111111	147	01111111	122	00111111

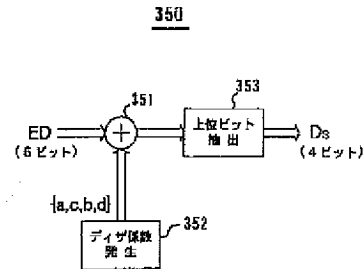
【図13】



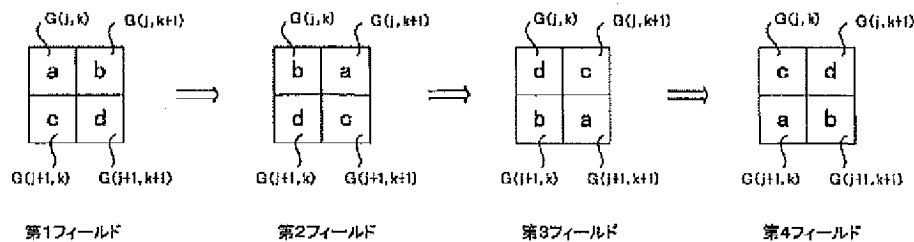
【図12】

D _M		HD _M		D _M		HD _M	
演算	0	7	演算	0	7	演算	0
128	10000000	312	01110000	192	11000000	168	10101000
129	10000001	313	01110001	193	11000001	169	10101001
130	10000010	314	01110010	194	11000010	170	10101010
131	10000011	315	01110011	195	11000011	171	10101011
132	10000100	316	01110100	196	11000100	172	10101100
133	10000101	317	01110101	197	11000101	173	10101101
134	10000110	318	01110110	198	11000110	174	10101110
135	10000111	319	01110111	199	11000111	175	10101111
136	10001000	320	01111000	200	11001000	176	10101000
137	10001001	321	01111001	201	11001001	177	10101001
138	10001010	322	01111010	202	11001010	178	10101010
139	10001011	323	01111011	203	11001011	179	10101011
140	10001100	324	01111100	204	11001100	180	10101100
141	10001101	325	01111101	205	11001101	181	10101101
142	10001110	326	01111110	206	11001110	182	10101110
143	10001111	327	01111111	207	11001111	183	10101111
144	10010000	328	10000000	208	11010000	184	10110000
145	10010001	329	10000001	209	11010001	185	10110001
146	10010010	330	10000010	210	11010010	186	10110010
147	10010011	331	10000011	211	11010011	187	10110011
148	10010100	332	10000100	212	11010100	188	10110100
149	10010101	333	10000101	213	11010101	189	10110101
150	10010110	334	10000110	214	11010110	190	10110110
151	10010111	335	10000111	215	11010111	191	10110111
152	10011000	336	10001000	216	11011000	192	10111000
153	10011001	337	10001001	217	11011001	193	10111001
154	10011010	338	10001010	218	11011010	194	10111010
155	10011011	339	10001011	219	11011011	195	10111011
156	10011100	340	10001100	220	11011100	196	10111100
157	10011101	341	10001101	221	11011101	197	10111101
158	10011110	342	10001110	222	11011110	198	10111110
159	10011111	343	10001111	223	11011111	199	10111111
160	10100000	344	10010000	224	11100000	200	11000000
161	10100001	345	10010001	225	11100001	201	11000001
162	10100010	346	10010010	226	11100010	202	11000010
163	10100011	347	10010011	227	11100011	203	11000011
164	10100100	348	10010100	228	11100100	204	11000100
165	10100101	349	10010101	229	11100101	205	11000101
166	10100110	350	10010110	230	11100110	206	11000110
167	10100111	351	10010111	231	11100111	207	11000111
168	10101000	352	10011000	232	11101000	208	11001000
169	10101001	353	10011001	233	11101001	209	11001001
170	10101010	354	10011010	234	11101010	210	11001010
171	10101011	355	10011011	235	11101011	211	11001011
172	10101100	356	10011100	236	11101100	212	11001100
173	10101101	357	10011101	237	11101101	213	11001101
174	10101110	358	10011110	238	11101110	214	11001110
175	10101111	359	10011111	239	11101111	215	11001111
176	10110000	360	10011000	240	11110000	216	11010000
177	10110001	361	10011001	241	11110001	217	11010001
178	10110010	362	10011010	242	11110010	218	11010010
179	10110011	363	10011011	243	11110011	219	11010011
180	10110100	364	10011100	244	11110100	220	11010100
181	10110101	365	10011101	245	11110101	221	11010101
182	10110110	366	10011110	246	11110110	222	11010110
183	10110111	367	10011111	247	11110111	223	11010111
184	10111000	368	10100000	248	11111000	224	11011000
185	10111001	369	10100001	249	11111001	225	11011001
186	10111010	370	10100010	250	11111010	226	11011010
187	10111011	371	10100011	251	11111011	227	11011011
188	10111100	372	10100100	252	11111100	228	11011100
189	10111101	373	10100101	253	11111101	229	11011101
190	10111110	374	10100110	254	11111110	230	11011110
191	10111111	375	10100111	255	11111111	231	11011111

【図15】

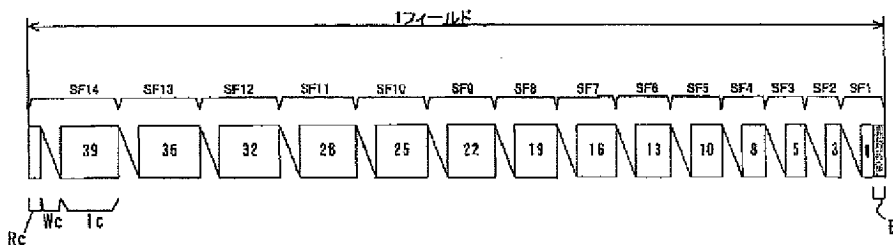


【図16】



【図18】

【選択書込】



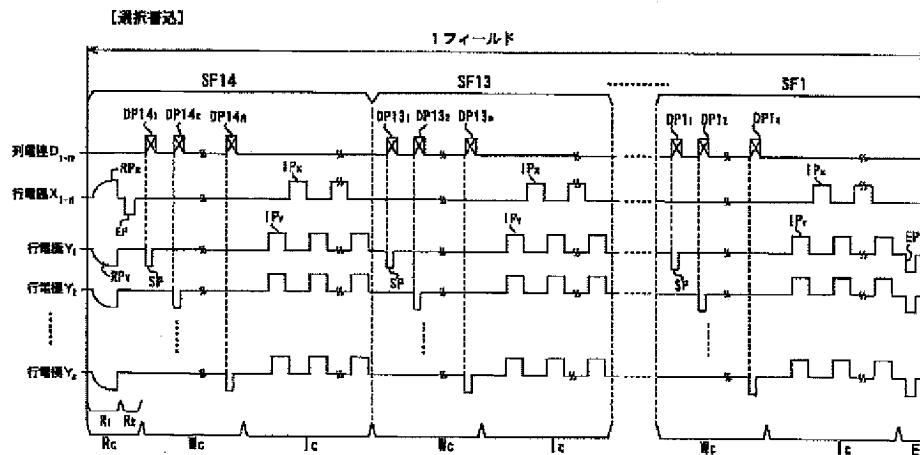
【図17】

【選択消去】

Ds	HD														1フィールドにおける発光駆動パターン														発光 輝度	
	1	2	3	4	5	6	7	8	9	10	11	12	13	14	SF 1	SF 2	SF 3	SF 4	SF 5	SF 6	SF 7	SF 8	SF 9	SF 10	SF 11	SF 12	SF 13	SF 14		
0000	1	0	0	0	0	0	0	0	0	0	0	0	0	0	●															0
0001	0	1	0	0	0	0	0	0	0	0	0	0	0	0	○	●														1
0010	0	0	1	0	0	0	0	0	0	0	0	0	0	0	○	○	●													4
0011	0	0	0	1	0	0	0	0	0	0	0	0	0	0	○	○	○	●												9
0100	0	0	0	0	1	0	0	0	0	0	0	0	0	0	○	○	○	○	●											17
0101	0	0	0	0	0	1	0	0	0	0	0	0	0	0	○	○	○	○	○	●										27
0110	0	0	0	0	0	0	1	0	0	0	0	0	0	0	○	○	○	○	○	○	○	●								40
0111	0	0	0	0	0	0	0	1	0	0	0	0	0	0	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	56
1000	0	0	0	0	0	0	0	0	1	0	0	0	0	0	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	75
1001	0	0	0	0	0	0	0	0	0	1	0	0	0	0	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	97
1010	0	0	0	0	0	0	0	0	0	0	1	0	0	0	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	122
1011	0	0	0	0	0	0	0	0	0	0	0	1	0	0	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	150
1100	0	0	0	0	0	0	0	0	0	0	0	0	1	0	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	182
1101	0	0	0	0	0	0	0	0	0	0	0	0	0	1	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	217
1110	0	0	0	0	0	0	0	0	0	0	0	0	0	0	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	258

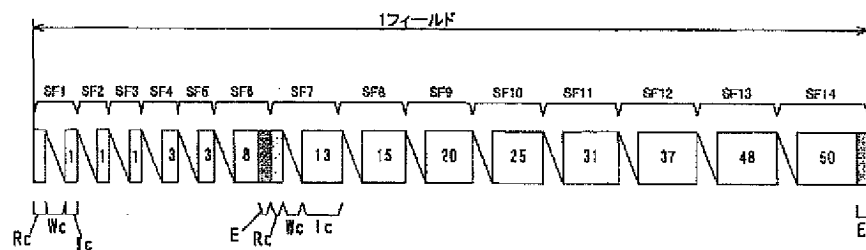
黒丸:選択消去放電
白丸:発光

【図19】



【図21】

【選択消去】



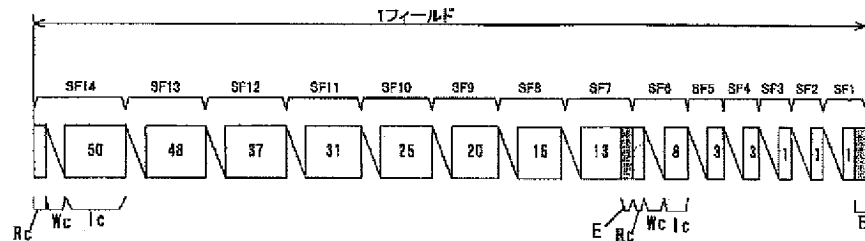
【図20】

【選択書込】

D ₈	HD														1フィールドにおける発光駆動パターン														発光 頻度
	14	13	12	11	10	9	8	7	6	5	4	3	2	1	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	
0000	0	0	0	0	0	0	0	0	0	0	0	0	0	0															0
0001	0	0	0	0	0	0	0	0	0	0	0	0	0	0															1
0010	0	0	0	0	0	0	0	0	0	0	0	0	0	0															4
0011	0	0	0	0	0	0	0	0	0	0	0	0	0	1															9
0100	0	0	0	0	0	0	0	0	0	0	0	1	0	0															17
0101	0	0	0	0	0	0	0	0	0	0	1	0	0	0															27
0110	0	0	0	0	0	0	0	0	0	1	0	0	0	0															40
0111	0	0	0	0	0	0	0	1	0	0	0	0	0	0															56
1000	0	0	0	0	0	0	1	0	0	0	0	0	0	0															75
1001	0	0	0	0	0	1	0	0	0	0	0	0	0	0															97
1010	0	0	0	0	1	0	0	0	0	0	0	0	0	0															122
1011	0	0	0	1	0	0	0	0	0	0	0	0	0	0															150
1100	0	0	1	0	0	0	0	0	0	0	0	0	0	0															182
1101	0	1	0	0	0	0	0	0	0	0	0	0	0	0															217
1110	1	0	0	0	0	0	0	0	0	0	0	0	0	0															256

【図22】

【選択書込】



【図25】

【選択書込】

D ₈	HD														1フィールドにおける発光駆動パターン														発光 頻度
	1	2	3	4	5	6	7	8	9	10	11	12	13	14	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	
00000	1	0	0	0	0	0	1	0	0	0	0	0	0	0															0
00001	0	1	0	0	0	0	1	0	0	0	0	0	0	0															1
00010	0	0	1	0	0	0	1	0	0	0	0	0	0	0															2
00011	0	0	0	1	0	0	1	0	0	0	0	0	0	0															3
00100	0	0	0	0	1	0	1	0	0	0	0	0	0	0															8
00101	0	0	0	0	0	1	1	0	0	0	0	0	0	0															9
00110	0	0	0	0	0	1	0	0	0	0	0	0	0	0															17
00111	0	0	0	0	0	1	0	0	0	0	0	0	0	0															22
01000	0	0	0	0	0	0	1	0	0	0	0	0	0	0															30
01001	0	0	0	0	0	1	0	0	0	0	0	0	0	0															37
01010	0	0	0	0	0	0	0	1	0	0	0	0	0	0															45
01011	0	0	0	0	0	1	0	0	0	1	0	0	0	0															57
01100	0	0	0	0	0	0	0	0	1	0	0	0	0	0															85
01101	0	0	0	0	0	1	0	0	0	1	0	0	0	0															82
01110	0	0	0	0	0	0	0	0	0	1	0	0	0	0															90
01111	0	0	0	0	1	0	0	0	0	0	1	0	0	0															113
10000	0	0	0	0	0	0	0	0	0	0	1	0	0	0															121
10001	0	0	0	0	0	1	0	0	0	0	0	1	0	0															150
10010	0	0	0	0	0	0	0	0	0	0	0	0	1	0															158
10011	0	0	0	0	1	0	0	0	0	0	0	0	0	1															195
10100	0	0	0	0	0	0	0	0	0	0	0	0	0	1															239
10101	0	0	0	0	1	0	0	0	0	0	0	0	0	0															243
10110	0	0	0	0	0	0	0	0	0	0	0	0	0	0															258

【图24】

	D ₂₁	H ₂	D ₂₂	H ₂			
	0	7	0	7			
120	10000000	178	01010000	192	11000000	240	10001000
121	10000001	179	01010001	193	11000001	241	10001001
130	10000010	180	01010010	194	11000010	248	10001010
150	10000011	181	01010011	195	11000011	249	10001011
132	10000100	182	01010100	188	11000100	270	10001100
133	10000101	183	01010101	187	11000101	271	10001101
134	10000110	184	01010110	198	11000110	273	10001000
135	10000111	185	01010111	199	11000111	274	10001001
136	10001000	186	01011000	200	11001000	278	10001000
137	10001001	187	01011001	201	11001001	279	10001001
138	10001010	190	01011010	202	11001010	277	10001010
139	10001011	191	01011011	203	11001011	280	10001011
140	10001100	193	01010001	204	11001100	281	10001000
141	10001101	194	01010001	205	11001101	282	10001001
142	10001110	196	01010010	206	11001110	284	10001100
143	10001111	197	01010011	207	11001111	285	10001101
144	10010000	198	01010010	208	11010000	287	10001000
145	10010001	200	01010001	209	11010001	288	10001001
146	10010010	201	01001001	210	11010010	289	10010000
147	10010011	202	01001010	211	11010011	291	10010001
148	10010100	204	01001010	212	11010100	292	10010100
149	10010101	205	01001011	213	11010101	294	10010101
150	10010110	207	01001111	214	11010110	295	10010110
151	10010111	208	01010000	215	11010111	296	10010100
152	10011000	209	01010001	216	11011000	300	01010000
153	10011001	211	01010001	217	11011001	301	01010001
154	10011010	212	01010010	218	11011010	302	01010010
155	10011011	213	01010011	219	11011011	303	01010011
156	10011011	213	01010011	220	11011011	303	01010011
157	10011100	215	01010110	221	11011100	305	01010011
158	10011101	216	01010101	222	11011101	306	01010010
159	10011110	218	01010110	223	11011110	307	01010011
160	10011111	219	01010101	224	11000000	309	10011010
161	10010001	222	01010110	225	11000001	310	10011011
162	10010001	223	01011111	228	11000011	311	10011011
163	10010011	226	01100001	227	11000011	313	10011011
164	10010010	226	01100001	228	11000010	314	10011001
165	10010001	227	01100011	229	11000101	318	10011100
166	10010010	229	01100010	230	11000101	317	10011100
167	10010011	230	01100011	231	11000101	319	10011101
168	10010000	231	01100011	232	11000000	320	10000000
169	10010001	233	01100001	233	11010001	321	10000001
170	10010010	234	01100101	234	11010101	323	10000010
171	10010011	236	00100100	235	11010101	324	10000100
172	10010100	237	01				
173	10010101	238	01				
174	10010110	240	01100000	236	11011010	325	10000101
175	10010111	241	01100001	237	11011011	327	10000110
176	10010111	242	01100001	238	11011011	329	10000101
177	10010110	242	01100001	239	11011000	321	10000101
178	10010001	244	01100100	241	11010001	332	10000100
179	10010001	246	01100101	242	11010010	334	10000110
180	10010010	247	01100101	243	11010010	335	10000110
181	10010010	248	01100101	244	11010010	336	10000110
182	10010010	249	01100101	245	11010010	338	10000100
183	10010011	251	01100101	246	11010010	339	10000101
184	10010011	252	01111100	247	11010011	340	10000100
185	10010011	253	01111101	248	11010010	342	10000101
186	10010011	254	01111111	249	11010010	343	10000101
187	10010010	256	10000000	250	11010010	345	10000101
188	10010010	258	10000001	251	11010011	346	10000101
189	10010010	259	10000001	252	11011000	347	10000101
190	10010010	260	10000001	253	11011001	348	10000101
191	10010010	262	10000001	254	11011010	350	10000110
192	10010010	263	10000001	255	11011010	351	10000110

【圖26】

[illegible]

【図27】

[選択消去]

Ds	HD														1フィールドにおける発光駆動パターン																発光 強度
	1	2	3	4	5	6	7	8	9	10	11	12	13	14	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF			
0000	1	1	0	0	0	0	0	0	0	0	0	0	0	0	●	●														0	
0001	0	1	1	0	0	0	0	0	0	0	0	0	0	0	○	●	●														1
0010	0	0	1	1	0	0	0	0	0	0	0	0	0	0	○	○	●	●													4
0011	0	0	0	1	1	0	0	0	0	0	0	0	0	0	○	○	○	●	●												9
0100	0	0	0	0	1	1	0	0	0	0	0	0	0	0	○	○	○	○	●	●											17
0101	0	0	0	0	0	1	1	0	0	0	0	0	0	0	○	○	○	○	○	●	●										27
0110	0	0	0	0	0	0	1	1	0	0	0	0	0	0	○	○	○	○	○	○	○	●	●								40
0111	0	0	0	0	0	0	0	1	1	0	0	0	0	0	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○		56
1000	0	0	0	0	0	0	0	0	1	1	0	0	0	0	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○		75
1001	0	0	0	0	0	0	0	0	0	1	1	0	0	0	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○		97
1010	0	0	0	0	0	0	0	0	0	0	1	1	0	0	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	122
1011	0	0	0	0	0	0	0	0	0	0	0	1	1	0	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	150
1100	0	0	0	0	0	0	0	0	0	0	0	0	1	1	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	182
1101	0	0	0	0	0	0	0	0	0	0	0	0	0	1	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	217
1110	0	0	0	0	0	0	0	0	0	0	0	0	0	0	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	250

黒丸:選択消去放電
白丸:発光

【図28】

[選択消去]

Ds	HD														1フィールドにおける発光駆動パターン														発光 強度	
	1	2	3	4	5	6	7	8	9	10	11	12	13	14	SF 1	SF 2	SF 3F	SF 4F	SF 5F	SF 6F	SF 7F	SF 8F	SF 9F	SF 10F	SF 11F	SF 12F	SF 13F	SF 14F		
0000	1	0	1	0	0	0	0	0	0	0	0	0	0	0																0
0001	0	1	0	1	0	0	0	0	0	0	0	0	0	0	●	●														1
0010	0	0	1	0	1	0	0	0	0	0	0	0	0	0	○	○			●	●										4
0011	0	0	0	1	0	1	0	0	0	0	0	0	0	0	○	○	○	○	○	○										9
0100	0	0	0	0	1	0	1	0	0	0	0	0	0	0	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	17
0101	0	0	0	0	0	1	0	1	0	0	0	0	0	0	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	27
0110	0	0	0	0	0	0	1	0	1	0	0	0	0	0	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	40
0111	0	0	0	0	0	0	0	1	0	1	0	0	0	0	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	56
1000	0	0	0	0	0	0	0	0	1	0	1	0	0	0	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	75
1001	0	0	0	0	0	0	0	0	0	1	0	1	0	0	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	97
1010	0	0	0	0	0	0	0	0	0	0	1	0	1	0	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	122
1011	0	0	0	0	0	0	0	0	0	0	0	1	0	1	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	150
1100	0	0	0	0	0	0	0	0	0	0	0	0	1	0	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	182
1101	0	0	0	0	0	0	0	0	0	0	0	0	0	1	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	217
1110	0	0	0	0	0	0	0	0	0	0	0	0	0	0	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	250

黒丸:選択消去放電
白丸:発光

【図29】

【選択消去】

D _n	HD														1フィールドにおける発光駆動パターン																発光 輝度	
	1	2	3	4	5	6	7	8	9	10	11	12	13	14	SF 1	SF 2	SF 3	SF 4	SF 5	SF 6	SF 7	SF 8	SF 9	SF 10	SF 11	SF 12	SF 13	SF 14	SF 15	SF 16		
0000	1	1	*	*	*	*	*	*	*	*	*	*	*	*	●	●	△	△	△	△	△	△	△	△	△	△	△	△	△	△	0	
0001	0	1	1	*	*	*	*	*	*	*	*	*	*	*	○	●	●	△	△	△	△	△	△	△	△	△	△	△	△	△	1	
0010	0	0	1	1	*	*	*	*	*	*	*	*	*	*	○	○	●	●	△	△	△	△	△	△	△	△	△	△	△	△	4	
0011	0	0	0	1	1	*	*	*	*	*	*	*	*	*	○	○	○	●	●	△	△	△	△	△	△	△	△	△	△	△	9	
0100	0	0	0	0	1	1	*	*	*	*	*	*	*	*	○	○	○	○	●	●	△	△	△	△	△	△	△	△	△	△	17	
0101	0	0	0	0	0	1	1	*	*	*	*	*	*	*	○	○	○	○	○	●	●	△	△	△	△	△	△	△	△	△	27	
0110	0	0	0	0	0	0	1	1	*	*	*	*	*	*	○	○	○	○	○	○	●	●	△	△	△	△	△	△	△	△	40	
0111	0	0	0	0	0	0	0	1	1	*	*	*	*	*	○	○	○	○	○	○	○	●	●	△	△	△	△	△	△	△	56	
1000	0	0	0	0	0	0	0	0	1	1	*	*	*	*	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	75	
1001	0	0	0	0	0	0	0	0	0	1	1	*	*	*	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	97	
1010	0	0	0	0	0	0	0	0	0	0	1	1	*	*	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	122	
1011	0	0	0	0	0	0	0	0	0	0	0	0	1	1	*	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	150	
1100	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	182	
1101	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	217
1110	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	○	○	○	○	○	○	○	○	○	○	○	○	○	○	256

黒丸:選択消去放電
白丸:発光

【図30】

【選択書込】

D _n	HD														1フィールドにおける発光駆動パターン														発光 輝度
	14	13	12	11	10	9	8	7	6	5	4	3	2	1	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	
0000	0	0	0	0	0	0	0	0	0	0	0	0	0	0															0
0001	0	0	0	0	0	0	0	0	0	0	0	0	0	0															1
0010	0	0	0	0	0	0	0	0	0	0	0	0	0	1															4
0011	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0														9
0100	0	0	0	0	0	0	0	0	0	0	0	1	1	0															17
0101	0	0	0	0	0	0	0	0	0	1	1	0	0	0															27
0110	0	0	0	0	0	0	0	0	1	1	0	0	0	0															40
0111	0	0	0	0	0	0	0	1	1	0	0	0	0	0															56
1000	0	0	0	0	0	0	1	1	0	0	0	0	0	0															75
1001	0	0	0	0	0	1	1	0	0	0	0	0	0	0															97
1010	0	0	0	0	1	1	0	0	0	0	0	0	0	0															122
1011	0	0	0	1	1	0	0	0	0	0	0	0	0	0															150
1100	0	0	1	1	0	0	0	0	0	0	0	0	0	0															182
1101	0	1	1	0	0	0	0	0	0	0	0	0	0	0															217
1110	1	1	0	0	0	0	0	0	0	0	0	0	0	0															258

黒丸:選択書込放電
白丸:発光

【図31】

[選択書込]

Da	HD														1フィールドにおける発光駆動パターン																発光 輝度
	14	13	12	11	10	9	8	7	6	5	4	3	2	1	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF			
0000	0	0	0	0	0	0	0	0	0	0	0	0	0	0															0		
0001	0	0	0	0	0	0	0	0	0	0	0	0	0	0															1		
0010	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1														4		
0011	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	*													9		
0100	0	0	0	0	0	0	0	0	0	0	0	1	1	*	*														17		
0101	0	0	0	0	0	0	0	0	0	1	1	*	*	*	*														27		
0110	0	0	0	0	0	0	0	0	1	1	*	*	*	*	*														40		
0111	0	0	0	0	0	0	0	1	1	*	*	*	*	*	*														56		
1000	0	0	0	0	0	0	1	1	*	*	*	*	*	*	*														75		
1001	0	0	0	0	0	1	1	*	*	*	*	*	*	*	*														97		
1010	0	0	0	0	1	1	*	*	*	*	*	*	*	*	*														122		
1011	0	0	0	1	1	*	*	*	*	*	*	*	*	*	*														150		
1100	0	0	1	1	*	*	*	*	*	*	*	*	*	*	*														182		
1101	0	1	1	*	*	*	*	*	*	*	*	*	*	*	*														217		
1110	1	1	*	*	*	*	*	*	*	*	*	*	*	*	*														256		

黒丸:選択書込放電
白丸:発光

【図32】

[選択書込]

Da	HD														1フィールドにおける発光駆動パターン																発光 輝度
	1	2	3	4	5	6	7	8	9	10	11	12	13	14	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF		
00000	1	1	0	0	0	0	1	1	0	0	0	0	0	0	●	●	●	●	●	●	●	●	●	●	●	●	●	●	●	0	
00001	0	1	1	0	0	0	1	1	0	0	0	0	0	0	●	●	●	●	●	●	●	●	●	●	●	●	●	●	●	1	
00010	0	0	1	1	0	0	1	1	0	0	0	0	0	0	●	●	●	●	●	●	●	●	●	●	●	●	●	●	●	2	
00011	0	0	0	1	1	0	1	1	0	0	0	0	0	0	●	●	●	●	●	●	●	●	●	●	●	●	●	●	●	3	
00100	0	0	0	0	1	1	1	1	0	0	0	0	0	0	●	●	●	●	●	●	●	●	●	●	●	●	●	●	●	4	
00101	0	0	0	0	1	1	1	0	0	0	0	0	0	0	●	●	●	●	●	●	●	●	●	●	●	●	●	●	●	9	
00110	0	0	0	0	0	1	1	0	0	0	0	0	0	0	●	●	●	●	●	●	●	●	●	●	●	●	●	●	●	17	
00111	0	0	0	0	1	0	1	1	0	0	0	0	0	0	●	●	●	●	●	●	●	●	●	●	●	●	●	●	●	22	
01000	0	0	0	0	0	0	1	1	0	0	0	0	0	0	●	●	●	●	●	●	●	●	●	●	●	●	●	●	●	38	
01001	0	0	0	0	0	1	0	0	1	1	0	0	0	0	●	●	●	●	●	●	●	●	●	●	●	●	●	●	●	37	
01010	0	0	0	0	0	0	0	1	1	0	0	0	0	0	●	●	●	●	●	●	●	●	●	●	●	●	●	●	●	48	
01011	0	0	0	0	1	0	0	0	1	1	0	0	0	0	●	●	●	●	●	●	●	●	●	●	●	●	●	●	●	57	
01100	0	0	0	0	0	0	0	0	1	1	0	0	0	0	●	●	●	●	●	●	●	●	●	●	●	●	●	●	●	86	
01101	0	0	0	0	0	1	0	0	0	1	1	0	0	0	●	●	●	●	●	●	●	●	●	●	●	●	●	●	●	90	
01110	0	0	0	0	0	0	0	0	1	1	0	0	0	0	●	●	●	●	●	●	●	●	●	●	●	●	●	●	●	113	
01111	0	0	0	0	1	0	0	0	0	0	1	1	0	0	●	●	●	●	●	●	●	●	●	●	●	●	●	●	●	121	
10000	0	0	0	0	0	0	0	0	0	0	1	1	0	0	●	●	●	●	●	●	●	●	●	●	●	●	●	●	●	150	
10001	0	0	0	0	1	0	0	0	0	0	0	1	1	0	●	●	●	●	●	●	●	●	●	●	●	●	●	●	●	158	
10010	0	0	0	0	0	0	0	0	0	0	0	0	1	1	●	●	●	●	●	●	●	●	●	●	●	●	●	●	●	183	
10011	0	0	0	1	1	0	0	0	0	0	0	0	1	1	●	●	●	●	●	●	●	●	●	●	●	●	●	●	●	208	
10100	0	0	0	0	0	0	0	0	0	0	0	0	0	1	●	●	●	●	●	●	●	●	●	●	●	●	●	●	●	249	
10101	0	0	0	0	1	1	0	0	0	0	0	0	0	0	●	●	●	●	●	●	●	●	●	●	●	●	●	●	●	256	
10110	0	0	0	0	0	0	0	0	0	0	0	0	0	0	●	●	●	●	●	●	●	●	●	●	●	●	●	●	●	256	

黒丸:選択書込放電
白丸:発光

選考書式]													1フィールドにおける発光素子のパターン													画素			
D _n	HD																								画素				
	14	13	12	11	10	9	8	7	6	5	4	3	2	1	8F	9F	8F	9F	8F	9F	8F	9F	8F	9F		8F	9F	8F	9F
00000	0	0	0	0	0	0	0	0	0	0	0	0	0	0															0
00001	0	0	0	0	0	0	0	0	0	0	0	0	0	0															1
00010	0	0	0	0	0	0	0	0	0	0	0	0	0	1															2
00011	0	0	0	0	0	0	0	0	0	0	0	0	1	1															3
00100	0	0	0	0	0	0	0	0	0	0	0	1	1	0															4
00101	0	0	0	0	0	0	0	0	0	1	1	0	0	0															5
00110	0	0	0	0	0	0	0	1	1	0	0	0	0	0															6
00111	0	0	0	0	0	1	0	1	1	0	0	0	0	0															7
01000	0	0	0	0	0	0	1	1	1	0	0	0	0	0															8
01001	0	0	0	0	0	1	1	1	1	0	0	0	0	0															9
01010	0	0	0	0	0	1	1	1	0	0	0	0	0	0															10
01011	0	0	0	0	1	1	1	1	1	0	0	0	0	0															11
01100	0	0	0	1	1	0	0	1	1	0	0	0	0	0															12
01101	0	0	0	1	1	0	0	1	1	0	0	0	0	0															13
01110	0	0	0	1	1	0	0	1	1	0	0	0	0	0															14
01111	0	0	0	1	1	0	0	1	1	0	0	0	0	0															15
10000	0	0	1	1	0	0	0	1	1	0	0	0	0	0															16
10001	0	0	1	1	0	0	0	1	1	0	0	0	0	0															17
10010	0	0	1	1	0	0	0	1	1	0	0	0	0	0															18
10011	0	0	1	1	0	0	0	1	1	0	0	0	0	0															19
10100	0	1	1	0	0	0	0	0	1	0	0	0	0	0															20
10101	0	1	1	0	0	0	0	0	1	0	0	0	0	0															21
10110	0	1	1	0	0	0	0	1	1	0	0	0	0	0															22
10111	0	1	1	0	0	0	1	1	1																				

黑丸：選振響込放電
白丸：発光

(51)Int.Cl.⁷
G 0 9 G 3/20

F I
G O 9 G 3/20

6 4 2 E

